

GP-2731

3  
avg  
10/25



35.G2285

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
TAKAHISA YAMAMOTO ET AL. ) : Examiner: Not Yet Assigned  
Application No.: 09/188,108 ) : Group Art Unit: 2731  
Filed: November 9, 1998 ) :  
For: COMMUNICATION NETWORK, ) :  
AND NODE DEVICE USED ) :  
THEREIN AND CONTROL ) :  
METHOD THEREFOR ) : October 18, 1999

Assistant Commissioner for Patents  
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:

Applicants hereby claim priority under the  
International Convention and all rights to which they are  
entitled under 35 U.S.C. § 119 based upon the following  
Japanese Priority Application:

9-310472, filed November 12, 1997

A certified copy of the priority document is  
enclosed.

RECEIVED

OCT 22 1999

GROUP 2700

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

*Paul P. Di*  
Attorney for Applicants

Registration No. 28,286

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

NY\_MAIN 33347 v 1

RECEIVED  
OCT 22 1984  
GROUP 2700

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1997年11月12日

出 願 番 号

Application Number:

平成 9年特許願第310472号

出 願 人

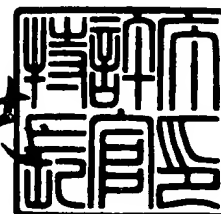
Applicant(s):

キヤノン株式会社

1998年12月 4日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



【書類名】 特許願

【整理番号】 3474005

【提出日】 平成 9年11月12日

【あて先】 特許庁長官 荒井 寿光 殿

【国際特許分類】 H04L 12/28

【発明の名称】 通信ネットワーク及びそこで用いる伝送制御方法

【請求項の数】 16

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

【氏名】 山本 貴久

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

【氏名】 中田 透

【特許出願人】

【識別番号】 000001007

【郵便番号】 146

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キャノン株式会社

【代表者】 御手洗 富士夫

【電話番号】 03-3758-2111

【代理人】

【識別番号】 100069877

【郵便番号】 146

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

【弁理士】

【氏名又は名称】 丸島 儀一

【電話番号】 03-3758-2111

【手数料の表示】

【予納台帳番号】 011224

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703271

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信ネットワーク及びそこで用いる伝送制御方法

【特許請求の範囲】

【請求項1】 複数のノード装置と、該ノード装置間を接続し、所定の方向に信号を伝送する並列な複数の伝送チャンネルとを有する通信ネットワークであって、

前記ノード装置は、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段とを有しており、

この通信ネットワークは、前記複数のノード装置の前記スイッチ手段における、前記バッファと該バッファからの信号を所定の方向に伝送する前記伝送チャンネルとの接続の変更のタイミングの関係を制御するタイミング制御手段を有していることを特徴とする通信ネットワーク。

【請求項2】 前記ノード装置は、前記バッファをノード装置に信号を入力する前記複数の伝送チャンネルに夫々対応して有していることを特徴とする請求項1に記載の通信ネットワーク。

【請求項3】 前記ノード装置は、前記バッファを複数有しており、前記スイッチ手段は、前記複数のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものである請求項1もしくは2に記載の通信ネットワーク。

【請求項4】 前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方向に信号を伝送する前記伝送チャンネルで伝送された信号が入力される第2のノード装置とを含んでおり、前記タイミング制御手段は、前記第2のノード装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられたチャンネルと対応する伝送チャンネルで該第2のノード装置から前記所定の方向に伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように前記第1のノード装置及び第2

のノード装置における前記変更のタイミングを制御する請求項1乃至3いずれかに記載の通信ネットワーク。

【請求項5】 前記第2のノード装置は、前記第1のノード装置との間を接続する前記伝送チャンネルそれぞれに対応して前記バッファを有している請求項4に記載の通信ネットワーク。

【請求項6】 前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方向に信号を送送する前記伝送チャンネルで伝送された信号が入力される第2のノード装置とを含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャンネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置における前記スイッチ手段は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第2のノード装置における前記スイッチ手段は、前記第2のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応しており、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、前記タイミング制御手段は、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御するものである請求項1乃至5いずれかに記載の通信ネットワーク。

【請求項7】 複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有する通信ネットワークであって、

前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり

該第1のノード装置及び第2のノード装置それぞれは、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段を有しており、

この通信ネットワークは、前記第1のノード装置及び第2のノード装置の前記スイッチ手段がそれぞれ前記変更を行うタイミングを、前記第2のノード装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられた伝送チャンネルと対応する伝送チャンネルで該第2のノード装置から伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように制御するタイミング制御手段を有することを特徴とする通信ネットワーク。

【請求項8】 前記第2のノード装置は、前記第1のノード装置との間を接続する前記伝送チャンネルそれぞれに対応して前記バッファを有している請求項6に記載の通信ネットワーク。

【請求項9】 複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有する通信ネットワークであって、

前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャンネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第2のノード装置は、前記第2



のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応しており、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、

この通信ネットワークは、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御するタイミング制御手段を有していることを特徴とする通信ネットワーク。

【請求項10】 前記タイミング制御手段は、前記ノード装置間で、前記タイミングの制御を行う為の信号を伝送する手段を含むことを特徴とする請求項1乃至9いずれかに記載の通信ネットワーク。

【請求項11】 複数のノード装置と、該ノード装置間を接続し、所定の方  
向に信号を伝送する並列な複数の伝送チャンネルとを有しており、前記ノード装置は、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段とを有している通信ネットワークにおける伝送制御方法であって、

前記複数のノード装置の前記スイッチ手段における、前記バッファと該バッファからの信号を所定の方  
向に伝送する前記伝送チャンネルとの接続の変更のタイミングを制御することを特徴とする伝送制御方法。

【請求項12】 前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方  
向に信号を伝送する前記伝送チャンネルで伝送された

信号が入力される第2のノード装置とを含んでおり、前記タイミングの制御手段は、前記第2のノード装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられたチャンネルと対応する伝送チャンネルで該第2のノード装置から前記所定の方向に伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように前記第1のノード装置及び第2のノード装置における前記変更のタイミングを制御するものである請求項1に記載の伝送制御方法。

【請求項13】 前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方向に信号を伝送する前記伝送チャンネルで伝送された信号が入力される第2のノード装置とを含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャンネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置における前記スイッチ手段は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第2のノード装置における前記スイッチ手段は、前記第2のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応しており、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、前記タイミング制御手段は、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないよう

に制御するものである請求項 11 もしくは 12 いずれかに記載の伝送制御方法。

【請求項 14】 複数のノード装置と、該ノード装置間を接続し信号を送送する並列な複数の伝送チャンネルとを有しており、前記複数のノード装置は第 1 のノード装置及び該第 1 のノード装置が前記伝送チャンネルに出力した信号が入力される第 2 のノード装置を少なくとも含んでおり、該第 1 のノード装置及び第 2 のノード装置それぞれは、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段を有している通信ネットワークにおける伝送制御方法であって、

前記第 1 のノード装置及び第 2 のノード装置の前記スイッチ手段がそれぞれ前記変更を行うタイミングを、前記第 2 のノード装置から出力する信号であって、前記第 1 のノード装置と第 2 のノード装置の間で該信号の伝送に用いられた伝送チャンネルと対応する伝送チャンネルで該第 2 のノード装置から伝送すべき信号の、前記第 2 のノード装置のバッファでの待ち時間を短縮するように制御することを特徴とする伝送制御方法。

【請求項 15】 複数のノード装置と、該ノード装置間を接続し信号を送送する並列な複数の伝送チャンネルとを有しており、前記複数のノード装置は第 1 のノード装置及び該第 1 のノード装置が前記伝送チャンネルに出力した信号が入力される第 2 のノード装置を少なくとも含んでおり、該第 1 のノード装置及び第 2 のノード装置それぞれは、少なくとも前記第 1 のノード装置と第 2 のノード装置間を接続する前記伝送チャンネルと同数の整数  $n$  個のバッファを有しており、前記第 1 のノード装置は、前記第 1 のノード装置の前記  $n$  個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第 2 のノード装置は、前記第 2 のノード装置の前記  $n$  個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第 1 のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第 2 のノード装置の前記ス

スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応している通信ネットワークにおける伝送制御方法であって、

前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御することを特徴とする伝送制御方法。

【請求項16】 前記タイミングの制御は、前記ノード装置間で、前記タイミングの制御を行う為の信号を伝送する事によって行う請求項11乃至15いずれかに記載の伝送制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明の通信ネットワーク及びそこでその制御方法に関する。更に詳しくは、複数の端末を接続する為のノード装置と、このノード装置を複数個接続する為の並列多重伝送路からなるネットワークシステムに関する。

【0002】

【従来の技術】

近年、情報量の増大に伴い、端末装置を接続するネットワークの高速大容量化に対応すべく、ノード装置を並列な複数の伝送路で接続したネットワークが検討されている。例えば、特開平8-237306号公報にその構成が開示されている。そこでは、バッファに記憶された信号を、該バッファが信号を出力できるチャンネルを接続変更部や可変チャンネル送信部を用いて所定のパターンで変更する制御を行うことにより、アービトレーション制御を不要としている。

## 【0003】

## 【発明が解決しようとする課題】

本発明では、上述の如きネットワークにおいて、新規な制御を導入し、伝送効率を向上させるものである。更に具体的には、上述の如きネットワークでは、バッファに記憶された信号をある伝送チャネルを指定して出力する場合、バッファがその伝送チャネルで信号を出力できる状態になるまで待つようになる。本発明では特にこの待ち時間が少なくなるような構成を提供する。

## 【0004】

## 【課題を解決するための手段】

本願に関わる通信ネットワークは以下のように構成される。

## 【0005】

複数のノード装置と、該ノード装置間を接続し、所定の方向に信号を伝送する並列な複数の伝送チャネルとを有する通信ネットワークであって、前記ノード装置は、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャネルを接続し、かつ該バッファが接続される前記伝送チャネルを所定の順序で変更するスイッチ手段とを有しており、この通信ネットワークは、前記複数のノード装置の前記スイッチ手段における、前記バッファと該バッファからの信号を所定の方向に伝送する前記伝送チャネルとの接続の変更のタイミングの関係を制御するタイミング制御手段を有していることを特徴とする通信ネットワーク。

## 【0006】

本発明においては、各ノード装置におけるバッファからの信号を出力できる伝送チャネルの変更のタイミングの関係を制御できる。ここで、あるノード装置（ノード装置Aとする）からある伝送チャネル（伝送チャネルAとする）であるノード装置（ノード装置Bとする）に入力され、ある伝送チャネル（伝送チャネルBとする；ここで伝送チャネルAと伝送チャネルBは同じ（互いに対応する）伝送チャネルであってもよい）でノード装置Bから出力されるべき信号Aを考える。ノード装置Aから信号Aが伝送チャネルAで出力されたということは、ノード装置Aにおいて信号Aを記憶していたバッファから信号を伝送チャネルAで出力

できる時に信号Aを出力したということである。ここで、ノード装置Aとノード装置Bにおいてスイッチ手段によるバッファと伝送チャンネルの接続の変更のタイミングの関係を制御していない場合、信号Aがノード装置Bに入力されノード装置Bのバッファに記憶されるのが、ノード装置Bの該バッファから信号を出力できる伝送チャンネルが伝送チャンネルBであった直後になってしまう可能性がある。その場合、ノード装置Bにおいて信号Aを伝送チャンネルBで出力する為には、ノード装置Bにおいて信号Aを記憶したバッファが信号を出力できる伝送チャンネルが伝送チャンネルBになるまではほぼ一周期は待たなくてはならない。本発明では、複数のノード装置における接続変更のタイミングの関係を制御することにより、そのような場合を生じさせないようにすることができる。すなわちここでいう接続変更のタイミングの関係を制御とは、ひとつには、ノード装置のバッファにおける信号を読み出すまでの待ち時間を短くする制御であり、具体的には、ノード装置間、特に隣接ノード装置間での前記周期的な変更のタイミングが同期しないようにする制御である。

## 【0007】

また、前記ノード装置は、前記バッファをノード装置に信号を入力する前記複数の伝送チャンネルに夫々対応して有していてもよい。

## 【0008】

本発明では、ある所定の方向に信号を伝送する伝送チャンネルとバッファの接続関係をスイッチ手段において変更する際に、複数のノード装置間（特に隣接ノード装置間）における、夫々のスイッチ手段における前記所定の方向に信号を伝送する伝送チャンネルの変更を行う際の変更のタイミングを制御する。念のため、この点を説明する。本発明の実施の形態の項で示すのは、単一の方向に信号を伝送するネットワークであるが、本発明はそれに限るものではなく、双方向に信号を伝送する形態をとることもできる。その概念図を図22に示す。ノード装置2101、2102、2103をリング状に第1の方向とそれは逆の第2の方向の双方向に接続した例である。本発明で重要なのは、複数のノード装置において、所定の方向、例えば図22に示す第1の方向に信号を伝送する伝送チャンネルとバッファ（図22は概念図であるのでバッファは図示していない）の接続関係の変更

を複数のノード装置で制御する点である。すなわち、第1の方向を所定の方向とする時、ノード装置2101と2102夫々のスイッチ手段A2104と2105における変更のタイミングを制御すればよい。また同様に、ノード装置2102と2103の夫々のスイッチ手段A2105と2106における変更のタイミングを制御すればよい。また同様に、ノード装置2103と2101の夫々のスイッチ手段A2106と2104における変更のタイミングを制御すればよい。また第2の方向を所定の方向とする時、ノード装置2101と2103夫々のスイッチ手段B2107と2109における変更のタイミングを制御すればよい。また同様に、ノード装置2103と2102の夫々のスイッチ手段B2109と2108における変更のタイミングを制御すればよい。また同様に、ノード装置2102と2101の夫々のスイッチ手段B2108と2107における変更のタイミングを制御すればよい。

## 【0009】

また図23に示すようにノード装置をつなぐ場合は、ノード装置2301からノード装置2302への伝送方向とノード装置2302からノード装置2301への伝送方向は論理的に同じであるとみなせる。ここでノード装置2301からノード装置2302への伝送チャンネルとノード装置2302からノード装置2301への伝送チャンネルを多重した場合であってももちろん同様である。

## 【0010】

よってここで言う所定の方向とは、リング状に信号を伝送させる方向ということもできる。

## 【0011】

また本発明で言うバッファとは、信号を一時記憶でき、それを出力できるものであればよい。複数のバッファを設ける場合、バッファ夫々は独立に設けられていても集積されていてもよく、また論理的に区別できるものであってもよい。バッファをノード装置に信号を入力する複数の伝送チャンネルに夫々対応して有するということは、ノード装置全体として、入力された信号を入力された伝送チャンネル毎に区別して記憶し、入力された信号を入力された伝送チャンネル毎に独立に出力できるようにするということである。この時前記スイッチ手段としては、前記

バッファ夫々から信号を出力できる伝送チャンネルを変更することになるが、その変更のパターンは、同時に同じ伝送チャンネルに複数のバッファから出力できないように、複数のバッファが同時には夫々異なる伝送チャンネルに信号を出力できるように設定すればよい。またバッファそれぞれにおいて、記憶する信号を、出力すべき伝送チャンネル毎に区別して記憶するようにするとバッファからの信号の読み出しの制御が容易になる。また出力すべき伝送チャンネルを特に指定しない信号を出力すべき伝送チャンネルが指定される信号と区別して記憶するようにしてもよい。

## 【0012】

本発明では、スイッチ手段が、複数の伝送チャンネルを任意の伝送チャンネルに切り換える手段として機能することになる。

## 【0013】

特に本発明は、各ノード装置において、前記変更のパターンを共通なものとしている時、ノード装置において、信号が入力された伝送チャンネルに対応する伝送チャンネルで出力すべき場合などに有効である。例えばある信号を各ノード装置間の並列な複数のチャンネルそれぞれを経由して伝送させることを考えると、ある信号をいずれかのノード装置において複製して各伝送チャンネルに順次出力した後は、各ノード装置では、複数の伝送チャンネルで夫々入力される該信号を、夫々入力された伝送チャンネルに対応する伝送チャンネルで出力すればよい。この時、順次変更されるタイミングアドレス（例えば後述する制御アドレスA1からA8）に応じて、バッファから信号を出力できる伝送チャンネルを変更していくことを考えると、あるタイミングアドレスにおいて、信号が入力されたチャンネルに対応する伝送チャンネルで信号を出力できるという設定においては、上述したバッファでの待ち時間が長くなってしまいう問題が顕著に生じうる。よって本発明は、この様な状態において特に有効である。この様な伝送制御が有効な場合としては、例えば後述するように、ある信号をブロードキャストする場合がある。

## 【0014】

また、前記タイミング制御手段は、前記ノード装置間で、前記タイミングの制御を行う為の信号を伝送する手段を含む物でありうる。ここでいうタイミングの



制御を行う為の信号を伝送する手段とは、以下の具体例や、実施の形態でも説明するが、例えばタイミングの制御を行う為の信号となる制御パケットを生成する手段や、通常の通信を行う為のパケットにタイミングの制御を行う為の情報を与える手段などを含む。またノード装置に入力される前記制御パケットを処理する手段や、ノード装置に入力されるパケットに示されたタイミングの制御を行う為の情報を処理する手段なども含む。

## 【0015】

またこのネットワークに接続される端末からの信号の入力は、伝送チャネル上に挿入手段を設けて挿入するようにするとよい。またネットワークから端末への信号は、伝送チャネル上に分離手段を設け、そこで信号を伝送チャネルから分離して端末に出力するようにするとよい。また該挿入手段、分離手段、もしくはその両方を前記ノード装置に設けるとネットワークの構成上も好適である。

## 【0016】

また本発明において、前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方向に信号を伝送する前記伝送チャネルで伝送された信号が入力される第2のノード装置とを含んでおり、前記タイミング制御手段は、前記第2のノード装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられたチャネルと対応する伝送チャネルで該第2のノード装置から前記所定の方向に伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように前記第1のノード装置及び第2のノード装置における前記変更のタイミングを制御する様にするるとよい。

## 【0017】

又本発明において、前記複数のノード装置は、第1のノード装置と、該第1のノード装置から前記所定の方向に信号を伝送する前記伝送チャネルで伝送された信号が入力される第2のノード装置とを含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置における前記スイッチ手段は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャネルそれぞれを所定の順序で且つ同

時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第2のノード装置における前記スイッチ手段は、前記第2のノード装置の前記n個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するものであり、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応しており、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、前記タイミング制御手段は、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御するものであるとよい。ここで前記伝送チャンネルのうち、どれとどれが対応するのかは、任意に決めることができる。

## 【0018】

また本願は通信ネットワークの発明として以下の2つも含む。

## 【0019】

複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有する通信ネットワークであって、前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり、該第1のノード装置及び第2のノード装置それぞれは、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段を有しており、この通信ネットワークは、前記第1のノード装置及び第2のノード装置の前記スイッチ手段がそれぞれ前記変更を行うタイミングを、前記第2のノード

装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられた伝送チャンネルと対応する伝送チャンネルで該第2のノード装置から伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように制御するタイミング制御手段を有することを特徴とする通信ネットワーク。

【0020】

複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有する通信ネットワークであって、前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャンネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第2のノード装置は、前記第2のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応しており、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、この通信ネットワークは、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御するタイミング制御

手段を有していることを特徴とする通信ネットワーク。

【0021】

本願に関わるいずれの発明においても、タイミングの制御のために、タイミング制御のための信号をノード間で伝送する構成を取りうる。通信ネットワーク上の信号を端末に分離するための分離手段を設ける場合、該分離手段において、入力された信号がタイミング制御のための信号であるかどうかの判別も行い、タイミング制御のための信号を分離し、ノード装置内でタイミングの制御を行う制御部に該制御のための信号を出力するようにすると好適である。

【0022】

又、本願に関わる伝送制御方法は以下のように構成される。

【0023】

複数のノード装置と、該ノード装置間を接続し、所定の方向に信号を伝送する並列な複数の伝送チャンネルとを有しており、前記ノード装置は、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段とを有している通信ネットワークにおける伝送制御方法であって、前記複数のノード装置の前記スイッチ手段における、前記バッファと該バッファからの信号を所定の方向に伝送する前記伝送チャンネルとの接続の変更タイミングを制御することを特徴とする伝送制御方法。

【0024】

複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有しており、前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり、該第1のノード装置及び第2のノード装置それぞれは、出力する信号を一時記憶するバッファと、該バッファから信号を出力できる様に該バッファと前記伝送チャンネルを接続し、かつ該バッファが接続される前記伝送チャンネルを所定の順序で変更するスイッチ手段を有している通信ネットワークにおける伝送制御方法であって、前記第1のノード装置及び第2のノード装置の前記スイッチ手段がそれぞれ前記変更を行うタイミングを、前記第2のノード

装置から出力する信号であって、前記第1のノード装置と第2のノード装置の間で該信号の伝送に用いられた伝送チャンネルと対応する伝送チャンネルで該第2のノード装置から伝送すべき信号の、前記第2のノード装置のバッファでの待ち時間を短縮するように制御することを特徴とする伝送制御方法。

## 【0025】

複数のノード装置と、該ノード装置間を接続し信号を伝送する並列な複数の伝送チャンネルとを有しており、前記複数のノード装置は第1のノード装置及び該第1のノード装置が前記伝送チャンネルに出力した信号が入力される第2のノード装置を少なくとも含んでおり、該第1のノード装置及び第2のノード装置それぞれは、少なくとも前記第1のノード装置と第2のノード装置間を接続する前記伝送チャンネルと同数の整数 $n$ 個のバッファを有しており、前記第1のノード装置は、前記第1のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第2のノード装置は、前記第2のノード装置の前記 $n$ 個のバッファが信号を出力できる伝送チャンネルそれぞれを所定の順序で且つ同時には異なる伝送チャンネルにそれぞれのバッファからの信号が出力できるようにして変更するスイッチ手段を有しており、前記第1のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれと、前記第2のノード装置の前記スイッチ手段を介して信号が出力される前記伝送チャンネルそれぞれは、1対1に対応している通信ネットワークにおける伝送制御方法であって、前記第1のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものが、前記第2のノード装置の前記スイッチ手段における前記伝送チャンネルを変更する時間を行列の一方にとり各バッファが信号を出力できる伝送チャンネルを行列の他方にとって表にしたものの伝送チャンネルが対応する伝送チャンネルに置き換わっている表となっており、前記第1のノード装置の前記スイッチ手段と前記第2のノード装置の前記スイッチ手段とにおける該表が同期しないように制御することを特徴とする伝送制御方法。

## 【0026】

ここで、本発明をより明確にする為、本発明の実施例と基本的な部分で重複する参考例を挙げて説明する。

## 【0027】

図5は参考例のネットワークにおけるノード装置の構成図であり、ノード装置500にサブ伝送路を介して端末551～558を接続している例を示している。

## 【0028】

符号501～508は、分離挿入手段であるところの分離挿入部であり、並列多重伝送路から入力されるパケットのアドレスを検出し、サブ伝送路を介して端末へ伝送させるパケットとバッファへ入力させるパケットに分離すると共に、端末から伝送されてくるパケットを、並列多重伝送路から入力されるパケット流に挿入する機能を有している。

## 【0029】

符号511～518は、バッファ手段であるところのバッファであり、分離挿入部から出力されるパケットをスイッチ541の出力端に対応した記憶領域、もしくはスイッチ541の任意の出力端に接続するFIFOメモリに一時記憶する機能を有している。

## 【0030】

符号521～528、531～538はノード間を接続するための並列多重伝送路であり、例えば空間的に分離された複数の光ファイバ伝送路であったり、あるいは1本の光ファイバ上に波長分割されて多重化された波長多重伝送路であったりする。

## 【0031】

符号541はスイッチであり、スイッチ制御部542に制御されて、入力端IN1～IN8に入力したパケットを任意の出力端OUT1～OUT8へ接続するものである。スイッチ541は、並列多重伝送路に複数の光ファイバ伝送路を用いるときには、空間スイッチ等を用いて交換を行う。また、波長多重伝送路を用いる場合には、図とは若干構成が異なるが、複数の可変波長レーザダイオードと

合波器からなる送信部を波長多重伝送路へ接続し、波長多重伝送路の受信部で分波器により各波長を分離することでノード間でスイッチを構成し、可変波長レーザダイオードの送信波長を波長 $\lambda_1 \sim \lambda_8$ の任意の波長に設定することで交換を行う。

#### 【0032】

符号542はスイッチ制御部であり、例えば図4の接続テーブルに従ってスイッチを制御する。符号543はバッファ制御部であり、各バッファに接続されたスイッチの入力端が所望の出力端に接続されたときに、バッファから記憶されているパケットを読み出す様に制御するものである。

#### 【0033】

ここでは特にブロードキャスト通信に関連した個所について重点的に説明する。ブロードキャスト通信とは、ネットワークに繋がる複数の端末（特には全端末）に同報的にパケットを送信する通信のことである。

#### 【0034】

図11は参考例のネットワークに用いるパケットの構成を示す図である。Bはブロードキャストビットであり、ブロードキャスト時が1、そうでない時が0の1ビットで表わされる。Nはノード番号であり、仮にノード装置が32台接続できるならばノード番号1～32を示す5ビットで構成される。Tは伝送チャンネル番号であり、仮に並列多重伝送路の伝送チャンネル数（多重数）が8個ならば1～8を示す3ビットで構成される。その他は必要に応じて同期信号や誤り訂正符号などが挿入される。

#### 【0035】

図2は分離挿入部501～508の内部構成である。201はパケットのヘッダから宛先アドレスを検出するヘッダ検出部、202、203は入力信号を出力または遮断するためのゲート、204は2つの入力信号のどちらか一方を出力するセレクタ、205はパケットを一時記憶するためのFIFO（First In First Out）である。分離挿入部501～508において、並列多重伝送路より入力したパケットはヘッダ検出部201においてヘッダが検出され、ヘッダの内容によりゲート202と203の開閉の処理を行う。

【0036】

伝送路より入力したパケットはヘッダ検出部202においてヘッダ（B，N，ビット）が検出され、ヘッダの内容によりゲート202と203の開閉の処理を行う。

【0037】

ヘッダ検出部201にはあらかじめ自ノードの番号（自ノード番号と呼ぶ）が記憶されている。

【0038】

ヘッダ検出部201は、

1. 検出したノード番号が記憶している自ノード番号と一致したときには、ゲート203を開き且つゲート202を閉じて端末方向のみにそのパケットを出力する。

【0039】

2. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが0の時はゲート202を開き且つゲート203を閉じてセクタ204のみにそのパケットを出力する。

【0040】

3. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1の時はゲート202とゲート203の両方を開いて端末とセクタ204へそのパケットを出力する様に動作する。

ように、パケットの経路を制御する。ただし、このうちブロードキャスト通信に関係する動作は1. と3. のみである。

【0041】

一方端末から伝送されてきたパケットはFIFO205に一時記憶し、ゲート202からセクタ204に入力したパケット流にすき間があるときにFIFO205から読み出され、セクタ204を通過してバッファへ送られる様に動作する。

【0042】

図3はバッファ511～518の内部構成であり、301はスイッチ541の



出力端に対応した記憶領域311～記憶領域318及びFIFOメモリ304からなるバッファメモリ、302はパケットのヘッダからB, N, Tビットを検出するヘッダ検出部、303はバッファメモリ301に書き込みアドレスを供給するためのアドレスカウンタである。バッファメモリ301の複数の記憶領域に同時に書き込みが出来るように、各記憶領域はそれぞれ独立した入力端を持っている。バッファ511～518において、分離挿入部より入力したパケットはヘッダ検出部302においてヘッダが検出され、ヘッダの内容によりそのパケットを記憶する記憶領域が決定される。

【0043】

ヘッダ検出部302にはあらかじめ自ノードの自ノード番号と隣接する下流ノードのノード番号（下流ノード番号と呼ぶ）と各バッファが分離挿入部を介して接続する並列多重伝送路の伝送チャンネル番号が記憶されている。

【0044】

ヘッダ検出部302は、

1. 検出したノード番号が記憶している下流ノード番号と一致し、且つ8ビットが0であれば、検出した伝送チャンネル番号と同じ番号の記憶領域（記憶領域311～記憶領域318のいずれか）を指定し、アドレスカウンタ303より書き込みアドレスを発生させてバッファメモリ301に記憶させる。

【0045】

2. 検出したノード番号が記憶している下流ノード番号と一致せず、且つBビットが0であれば、FIFO304にそのパケットを記憶させる。

【0046】

3. 検出したノード番号が記憶している自ノード番号と一致し、且つ8ビットが1であれば、アドレスカウンタ303より書き込みアドレスを発生させて記憶領域311～記憶領域318の全てに同時に記憶させる。

【0047】

4. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1であれば、アドレスカウンタ303より書き込みアドレスを発生させて記憶している伝送チャンネル番号と同じ番号の記憶領域（記憶領域311～記憶領域

318のいずれか)に記憶させる。

ように、パケットの経路を制御する。ただし、このうちブロードキャスト通信に関係する動作は3.と4.のみである。

#### 【0048】

スイッチ541の動作は、図4の接続テーブルに従って、入力端IN1～IN8に入力したパケットを任意の出力端OUT1～OUT8へ接続するものである。つまり、制御アドレスA1, A2, A3, A4, A5, A6, A7, A8を順次周期的に変更することで、スイッチ541の入力端IN1に入力した信号をOUT1に接続し、次にOUT2に接続し、さらにOUT3, OUT4, OUT5, OUT6, OUT7, OUT8と接続する。入力端IN2も同様に、OUT2, OUT3, OUT4, OUT5, OUT6, OUT7, OUT8, OUT1の順番で繰り返し接続する。他の入力IN3～IN8も同様である。ある接続期間、例えばIN1がOUT1 (IN2はOUT2、…、IN8はOUT8)と接続されている期間、はパケット長の整数倍に設定すればよい。ここでは説明の簡単のため、それぞれの接続期間(T1, T2, T3, T4, T5, T6, T7, T8とする)を1パケットをバッファ511～518から読み出す時間(=T(SW)時間)とする。

#### 【0049】

図4の接続テーブルに従った動作を時系列的に表すと図12のようになる。つまりスイッチの動作は、8つの連続した周期T1, T2, T3, T4, T5, T6, T7, T8で構成される。さらにこれら8つの動作周期は、バッファにおける動作によって、記憶領域311～318からの読み出し期間であるTdとFIFOメモリ304からの読み出し期間であるTfにそれぞれ分割されている。ただし、上述のように、ここでは説明の簡単のため、 $T1 = T2 = T3 = T4 = T5 = T6 = T7 = T8 = 1$ パケットを読み出す時間(=T(SW))とし、FIFOから読み出すのは記憶領域311～318に読み出すべきパケットがないとき、とする。

#### 【0050】

図6は、図5に示したノード装置を用いたネットワークシステムの構成例であ

り、4つのノード装置601～604を並列多重伝送路605～608によってリング型に接続し、各ノード装置にはそれぞれ8本のサブ伝送路を介して8台の端末が接続されている。端末611～618は端末551～558に対応し、同様に621～628、631～638、641～648も端末551～558に対応している。

#### 【0051】

図7はこのネットワークの通信原理を説明するための図であり、701～704はノード装置、705～708はスイッチ541に対応した交換スイッチ、709～712はバッファ511～518に対応したバッファ、721～736は端末、A、B、C、Dはリングを成す並列伝送路である。

#### 【0052】

まず、図7を用いてこのネットワークの通信原理について説明する。このネットワークは複数のリングA、B、C、Dを有し、各リング間には交換スイッチ705～708によって相互に接続されている。各端末は並列伝送路A、B、C、Dの中の1つのリング伝送路に接続されており、他のリングに接続された端末と通信を行う場合は、少なくとも1回、任意の交換スイッチで他のリングに交換されることで通信が行われる。交換が行われる位置は特定されないが、宛先ノードの1つ手前のノードで宛先の伝送路へ乗り換えて、他のノードでは任意の伝送路へ乗り換えるようにすると通信制御が容易になる。このネットワークはノード装置を簡略化するため、交換スイッチ705～708は入力信号とは無関係に入出力の接続関係を所定の接続テーブルにしたがって一定周期に変更し、バッファ709～712で入力信号を一時蓄積して、交換スイッチの入出力接続関係が所望の関係になったときにバッファからパケットを読み出すようにして交換が行われる。

#### 【0053】

例えば、端末722から端末732へ通信する場合は、端末722から出力されたパケットはノード701のバッファ709に蓄積され、スイッチ705の入力端IN2が例えば出力端OUT2に接続されたときにバッファから読み出されて伝送路Bに出力され、ノード702のバッファ710へ入力してスイッチ70

6のIN2とOUT4が接続されたときにバッファから読み出されることにより、伝送路Dへ出力されて端末732へパッケージが送られる。

【0054】

このように、それぞれのノード装置で任意のリング伝送路に乗り換えることにより通信が行われる。

【0055】

次に、図5、図6を用いてブロードキャスト通信を説明する。説明においては並列多重伝送路は空間的に分離された複数の光ファイバ伝送路、スイッチは空間スイッチとして説明するが、波長多重伝送路を用いる場合も上記原理に基づいており、ほぼ同様の動作が行われる。仮に、端末611からネットワーク全体へブロードキャスト通信する場合の動作例について説明する。

【0056】

1. まず端末611ではパッケージのヘッダに送信端末の自ノード番号と伝送チャンネル番号（例えばN=1, T=1）とBビットに1を記載して送出し、そのパッケージはサブ伝送路を通してノード装置601の分離挿入部501へ入力する。

【0057】

2. 分離挿入部501のセレクタ204では、端末からのパッケージを伝送路からのパッケージ流のすき間に挿入し、そのパッケージ流をバッファ511へ送出する。

【0058】

3. バッファ511のヘッダ検出部302は、入力したパッケージのヘッダを検出するとBビットが1で検出したノード番号が記憶している自ノード番号（N=1）と一致しているので、記憶領域311～記憶領域318の全てを指定する。書き込みアドレスカウンタ303はその情報を受けて書き込みアドレスを発生させ、そのパッケージをバッファメモリ301の記憶領域311～記憶領域318の全てに同時に書き込ませる。

【0059】

4. スイッチ制御部542はこのときスイッチ541の入出力接続関係を図4に従い制御アドレスA1～A8を一定周期に巡回させるごとく制御し、その制御

アドレスをバッファ制御部543へ通知している。バッファ制御部543は、アドレスA1が供給されたときはバッファ511の記憶領域311から記憶されているブロードキャスト用パケットを読み出すように制御し、アドレスA2が供給されたときはバッファ511の記憶領域312から記憶されているブロードキャスト用パケットを読み出すように制御し、同様にアドレスA3～A8が供給されたときはバッファ511の記憶領域313～記憶領域318から記憶されているブロードキャスト用パケットを読み出すように制御する。よって、バッファ511から順次読み出されたブロードキャスト用パケットは、スイッチ541の入力端IN1から入力して全ての出力端OUT1～OUT8から出力し、伝送路531～538へ順次送出される。

## 【0060】

5. ノード装置601から出力された8つのパケットは並列多重伝送路を通過してノード装置602の分離送込部501～508に入力し、ヘッダ検出部202においてパケットのヘッダが検出される。検出したノード番号(N=1)は記憶している自ノード番号(N=2)と一致しなく且つBビットが1なので、ゲート202とゲート203の両方を開いて端末とセレクトア204へそのパケットを出力する。

## 【0061】

6. 各分離挿入部501～508から端末方向へ出力されたパケットは、各サブ伝送路を通過して端末621～628へ送られる。一方セレクトア204へ出力されたパケットは、セレクトア204を通り各バッファ511～518へ入力する。

## 【0062】

7. ヘッダ検出部302はヘッダを検出するとBビットが1で検出したノード番号(N=1)が記憶している自ノード番号(N=2)と一致していないので、記憶している伝送チャネル番号と同じ番号の記憶領域に記憶させる。つまり、バッファ511では記憶領域311に、バッファ512では記憶領域312に、同様にバッファ513～518では記憶領域313～記憶領域318に記憶される。

【0063】

8. 各バッファに記憶されたパケットは制御アドレスA1のときにのみ読み出され、伝送路521から入力したブロードキャスト用パケットは伝送路531へ出力され、伝送路522から入力したブロードキャスト用パケットは伝送路532へ出力され、以下同様に伝送路523～528から入力したブロードキャスト用パケットは伝送路533～538へ出力される。

【0064】

9. 同様にしてノード装置603、604で各端末631～638、641～648へ信号が分配されるとともに、中継されてノード装置601に入力する。

【0065】

10. ノード装置601の各分離挿入部はパケットのヘッダを検出すると検出した端末番号が記憶している端末番号と一致しているので、ゲート203を開き且つゲート202を閉じて端末方向のみにそのパケットを出力する。

【0066】

11. 各分離挿入部501～508から端末方向へ出力されたパケットは、各サブ伝送路を通して端末611～618へ送られ、ネットワーク上の全ての端末へパケットが伝送される。

【0067】

このように、ブロードキャスト通信を行う場合は、送信端末が接続されるノード装置においてブロードキャスト用パケットを8つにコピーして8つのリングに送り出し、各ノード装置で分配中継して、かつ他のリングに乗り換えないように伝送し、送信ノード装置で終端する。

【0068】

ここで、上記ネットワークにおいてブロードキャスト通信を行う場合の伝送遅延について示す。

【0069】

ここでは、説明の簡単のため、他のパケットの影響を無視できるようネットワークは空いている状態で考える。この条件で

a、端末611からネットワーク全体へブロードキャスト通信し、ノード装置

601のいずれかの端末にパケットを送出する場合（ネットワークを1周経路）

b. 端末611からノード装置601のいずれかの端末（例えば端末612）に1対1通信でパケットを送出する場合（ネットワークを1周する経路）との遅延量を求める。

#### 【0070】

まず上記a.（ブロードキャスト通信）の場合の遅延量を求めてみる。ここで問題となるのは、前述のブロードキャスト通信の手順の8.で述べたように、ノード装置602、603、604では各バッファに記憶されたパケットは制御アドレスA1のときにのみ読み出される、という点である。参考例では、各ノード装置内の接続テーブル（図4）を示したが、各ノード装置間での接続テーブルの関係、つまりノード装置601のスイッチ制御部が制御アドレスA1で動作している時の、ノード装置602（あるいは603、604）のスイッチ制御部の制御アドレスについては特に制御しない。従って例えば、各ノード装置が全て図4の接続テーブルで同期してスイッチが切り替わる場合もありうる。ここではそのような場合、つまり、ノード装置601のスイッチ制御部が制御アドレスA1で動作している時には、ノード装置602、603、604のスイッチ制御部でも制御アドレスA1で動作し、ノード装置間で同期して制御アドレスが切り替わる場合を考える。

#### 【0071】

上記a.の場合、端末611から出力されたパケットはノード装置601の分離挿入部501を経由してバッファ511に到達する。バッファ511では記憶領域311～記憶領域318の全てに同時に書き込まれるので、スイッチ541がどの制御アドレスを用いる時でもいずれかの記憶領域から読み出すことができ、制御アドレスが切り替わるごとに順々に読み出されていく。また、ネットワークは空いていると考えているので、バッファ511に書き込まれたらすぐにスイッチ541に読み出される。例えば、制御アドレスA1のときにスイッチ541のOUT1から最初のパケットが531へ出力されると、次の制御アドレスA2のときにスイッチ541のOUT2からパケット532へ出力され、…、制御アドレスA8のときにスイッチ541のOUT8から最後のパケットが538へ出

力される。従ってノード装置601での滞在時間は、最も早く出力されるパケットで $T(SW)$ 時間、最後に出力されるパケットで $8 \times T(SW)$ 時間となる。

#### 【0072】

ノード装置602では特に伝送チャネル521から入ってきたパケット（つまりノード装置601で最初に出力されたパケット）について考える。ノード装置601のスイッチ541のOUT1から制御アドレスがA1の時に出力されたパケットが、ノード装置602のバッファ511に来たときには制御アドレスはA2になっている。上述のようにブロードキャストの場合、パケットを送出した端末が繋がるノード装置以外のノード装置、つまり今の場合ノード装置602、603、604、では制御アドレスA1のときにのみ読み出されるので、次に制御アドレスがA1になるまでの間（つまり $7 \times T(SW)$ 時間）待っていなければならない。その後の $T(SW)$ 時間で読み出されるので、結局1つのノード装置に滞在する時間が $8 \times T(SW)$ 時間かかることになる。その他の伝送チャネルでも制御アドレスA1の時にしか読み出されないの、伝送チャネル521の場合と同時に出力されるか、さらに1周期遅れて制御アドレスがA1になったときに出力される。

#### 【0073】

続いて、ノード装置602のスイッチ541のOUT1から制御アドレスがA1の時に出力されたパケットが、ノード装置603のバッファ511に来たときには制御アドレスはA2になっている。上述のようにブロードキャストの場合制御アドレスA1のときにのみ読み出されるので、次に制御アドレスがA1になるまでの間（つまり $7 \times T(SW)$ 時間）待っていなければならない。その後の $T(SW)$ 時間で読み出されるので、結局1つのノード装置に滞在する時間が $8 \times T(SW)$ 時間かかることになる。この現象は、ノード装置604でも同じである。

#### 【0074】

つまり、ブロードキャスト通信の場合、パケットが図6のネットワークを1周するのに、最も早いチャネルで $T(SW) + 3 \times 8 \times T(SW) = 25 \times T(SW)$ 時間かかることになる。最も遅いチャネルでは、上記から制御アドレスが1



周する時間を加えた  $23 \times T(SW)$  時間となる。

【0075】

一方、上記 b. (1対1通信) の場合を考えてみる。端末 611 から出力されたパケットはノード装置 601 の分離挿入部 501 を経由してバッファ 511 に到達する。バッファ 511 では FIFO 304 に書き込まれるので、その制御アドレスの時でも読み出すことができる。また、ネットワークは空いているので、バッファ 511 にきたらすぐにスイッチ 541 に  $T(SW)$  時間かかって読み出される。従ってノード装置 601 でのパケットの滞在時間は  $T(SW)$  時間かかることになる。ノード装置 602、603 でも同じである。

【0076】

ノード装置 604 では、端末スイッチ 541 の OUT 2 から出力されなければならないので、バッファ (511 ~ 8 のいずれに到着するかは不定) 到着のタイミングによっては最悪  $7 \times T(SW)$  時間待っていなければならない。最良では、 $T(SW)$  時間の待ちですむ。その後  $T(SW)$  時間かかってバッファから読み出されるので、ノード装置 604 では、最悪の場合滞在する時間が  $8 \times T(SW)$  時間、最良の場合滞在する時間が  $T(SW)$  時間となる。

【0077】

つまり、1対1通信の場合、パケットが図6のネットワークを1周するのに、最良で  $3 \times T(SW) + T(SW) = 4 \times T(SW)$ 、最悪で  $3 \times T(SW) + 8 \times T(SW) = 11 \times T(SW)$  時間かかることになる。

【0078】

従って、a. と b. の場合を比較すると、どのような場合でも、a. (ブロードキャスト通信) の方が伝送遅延が大きい。

【0079】

それに対して本発明では、各ノード装置における制御アドレスの関係を制御して、待ち時間を抑制することができる。

【0080】

より具体的に示すと、第1の通信ネットワークは、端末からのパケットを複数の伝送チャネルを有する並列多重伝送路に挿入し、該並列多重伝送路からのパケ

ットを端末またはバッファ手段へ出力し、さらに制御パケットが伝送チャネルから入力されたときにはその旨を制御手段に伝達する分離挿入手段と、該複数の分離挿入手段からの信号を複数の記憶領域の1つまたは全ての領域に一時記憶させるためのバッファ手段と、周期的にあるいは必要に応じてノード装置間で受け渡される制御パケットを生成する制御パケット生成手段と、複数の伝送チャネルのそれぞれを任意の伝送チャネルへ切り替えるためのスイッチ手段と、該バッファ手段と該スイッチ手段と該制御パケット生成手段とを制御するための制御手段と、から少なくとも構成される複数のノード装置を、該並列多重伝送路によってリング状に接続したものである。

## 【0081】

前記制御パケットとは、周期的にあるいは必要に応じてノード装置間で受け渡されるパケットのことで、エラーレート、パケット損失率等のネットワーク管理情報の授受に使われる。

## 【0082】

前記制御パケットのヘッダには少なくとも、制御パケットであることを示すコントロールビットを記載する。

## 【0083】

前記分離挿入手段は並列多重伝送路からのパケットのヘッダを検出し、該コントロールビットが検出された場合には、制御パケット検出信号を該制御手段に伝達するという動作を行う。ここでは制御パケットをそのまま端末や他のノード装置には出力しないので、この時は、該パケットを端末へもバッファへの出力しない。

## 【0084】

前記制御手段は、接続テーブルに従って、前記スイッチ手段の入力側の伝送チャネルと出力側の伝送チャネルの接続関係を任意に変更すべく制御し、前記パケットが記憶されている記憶領域に対応した伝送チャネルと、パケットが送出されるべき伝送チャネルとが接続されるまで、出力すべきパケットのバッファ手段からの読み出しを抑制するような制御を行う。さらに該分離挿入手段から制御パケット検出信号が入力されたときには、あらかじめ決められた所定の時間経過した

後に、前記スイッチ手段が前記接続テーブルのあらかじめ決められた所定の接続関係を実行する。また、前記制御パケットは、前記スイッチ手段があらかじめ決められた所定の接続関係を実現したときに、前記制御パケット生成装置で生成された後、そのノード装置から出力される。

## 【0085】

前記接続テーブルは、入力側の伝送チャネルと出力側の伝送チャネルの接続関係が示されたもので、該制御手段は、該接続テーブルから該制御手段に渡される制御アドレスに従って該接続関係を決定する。該接続テーブルは任意の接続関係を実現でき、1つの出力側の伝送チャネルに複数の入力側の伝送チャネルが同時接続されることがないものである。

## 【0086】

また次に2つ目の具体例を示す。

## 【0087】

第一の通信ネットワークとの違いは、第一のネットワークでは制御パケットを用いて、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現するものであるが、第二の通信ネットワークでは制御パケットという特別なパケットを使用せず、通常の日データパケットあるいはアイドルパケット（ネットワークの同期状態を維持するため、データパケットがないときにネットワークを流れるパケット）を用いて各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現する。

## 【0088】

そのため、パケットのヘッダに時間差設定用にも用いるパケットであることを示す領域を設け、通常の日データパケットあるいはアイドルパケットを時間差設定用にも用いたい場合はヘッダその部分を書き換えるという操作を行う。このようにして、通常の日データパケットあるいはアイドルパケットを時間差設定用にも用いられるようにヘッダに時間差設定情報を記載したパケットを時間差設定用パケットと呼ぶ。上述のように時間差設定用パケットという名称ではあるが、時間差設定のためにだけ用いるパケットではなく、通常の日データパケットあるいはアイドルパケットへのヘッダの一部を書き換えることにより、通常の日データ伝送や同期状

態維持のためのパケットと兼用したものである。従って、パケットのデータ部や上記以外のヘッダはそのままなので、通常のデータ伝送や同期状態維持の機能に支障をきたすことはない。

## 【0089】

第二の通信ネットワークは、端末からのパケットを複数の伝送チャネルを有する並列多重伝送路に挿入し、該並列多重伝送路からのパケットを端末またはバッファ手段へ出力し、さらにヘッダ書き換え手段によりヘッダの書き換えが行われた時間差設定用パケットが伝送チャネルから入力されたときにはその旨を制御手段に伝達する分離挿入手段と、該複数の分離挿入手段からの信号を複数の記憶領域の1つまたは全ての領域に一時記憶させるためのバッファ手段と、複数の伝送チャネルのそれぞれを任意の伝送チャネルへ切り替えるためのスイッチ手段と、該制御手段からの指示により、周期的にあるいは必要に応じて該パケットのヘッダを書き換え、時間差設定用パケットにするヘッダ書き換え手段と、該バッファ手段と該スイッチ手段と該ヘッダ書き換え手段とを制御するための制御手段と、から少なくとも構成される複数のノード装置を、該並列多重伝送路によってリング状に接続したものである。

## 【0090】

前記パケットのヘッダには少なくとも、時間差設定用パケットであることを示す時間差設定ビットを記載する領域を設ける。

## 【0091】

前記分離挿入手段は並列多重伝送路からのパケットのヘッダを検出し、該時間差設定ビットが検出された場合には、時間差設定用パケット検出信号を該制御手段に伝達するという動作を行う。

## 【0092】

前記制御手段は、接続テーブルに従って、前記スイッチ手段の入力側の伝送チャネルと出力側の伝送チャネルの接続関係を任意に変更すべく制御し、前記パケットが記憶されている記憶領域に対応した伝送チャネルと、パケットが送出されるべき伝送チャネルとが接続されるまで、出力すべきパケットのバッファ手段からの読み出しを抑制するような制御を行う。さらに該分離挿入手段から時間差設

定用パケット検出信号が入力されたときには、あらかじめ決められた所定の時間経過した後に、前記スイッチ手段が前記接続テーブルのあらかじめ決められた所定の接続関係を実行する。また、前記ヘッダ書き換え手段は、前記スイッチ手段があらかじめ決められた所定の接続関係を実現した時にノード装置を出力されるパケットに対してヘッダの書き換えを行う。

## 【0093】

前記接続テーブルは、入力側の伝送チャネルと出力側の伝送チャネルの接続関係が示されたもので、該制御手段は、該接続テーブルから該制御手段に渡される制御アドレスに従って該接続関係を決定する。該接続テーブルは任意の接続関係を実現でき、1つの出力側の伝送チャネルに複数の入力側の伝送チャネルが同時接続されることがないものである。

## 【0094】

また前述の第一の通信ネットワークを用いた伝送制御方式を説明する。

## 【0095】

この第一の伝送制御方式は、第一のネットワークにおいて実現される。ここでは制御が簡単な図4の接続テーブルを用いた場合を中心に説明する。

## 【0096】

ここでのポイントは、該ネットワークに接続される該各ノード装置において同じ接続テーブル（例えば図4）を用いながら、しかし該ノード装置毎に所定の時間差をもって該接続テーブルの制御アドレスを使用していく点にある。時間差をもって制御アドレスを使用するとは、例えば、あるノード装置では、制御アドレスA1、A2、A3…と動作している同じ瞬間に、その上流のノード装置では制御アドレスA3、A4、A5…で動作し、さらにその上流のノード装置では制御アドレスA5、A6、A7…で動作し、…というような動作のことを意味する。

## 【0097】

第一の伝送制御方式では、少なくともネットワーク立ち上げ時に所定のヘッダパターンをもつ該制御パケットをネットワークに周回させる。該制御パケットとは前述のように周期的にあるいは必要に応じてノード装置間で受け渡されるパケットであるが、本発明ではこの制御パケットを用いて、各ノード装置が所定の時

間差をもって該接続テーブルの制御アドレスを使用することを実現する。

【0098】

該制御パケットは、該ノード装置の制御パケット生成部で生成され、該接続テーブルにより該スイッチ手段が所定の接続をしたとき（例えば制御アドレスA1を使用しているとき）に、所定の伝送チャネル（例えば伝送チャネル1）へ出力される。

【0099】

ただし、ネットワーク立ち上げ時に自発的に制御パケットを送出するのは、該ネットワークで唯一のノード装置（マスタノード装置と呼ぶ）だけである。

【0100】

該マスタノード装置以外のノード装置（スレーブノード装置と呼ぶ）では、制御パケットを受信すると、該分離挿入手段で検出され、制御パケット検出信号が該制御手段に伝えられる。

【0101】

該制御手段では、制御パケット検出信号を受信すると、あらかじめ設定されてある所定の時間経過した後に、該接続テーブルのあらかじめ決められている順序で並んだ制御アドレスに従って動作を行う。例えば、該制御手段では、制御パケット検出信号を受信すると、あらかじめ設定されてある所定の時間経過した後に、該接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読み出した制御アドレスに従って動作を行う。それと平行して、該接続テーブルにより該スイッチ手段が所定の接続をしたとき（例えば制御アドレスA1を使用しているとき）に制御パケット生成部から制御パケットが所定の伝送チャネル（例えば伝送チャネル1）へ出力される。ただし、マスタノード装置の分離挿入部だけは、制御パケットを受信しても、制御パケット検出信号を出力しない。

【0102】

ただし、制御パケットをマスタノード装置が生成することは、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用するためには、少なくともネットワーク立ち上げ時には必要であるが、その時だけでなく通常動作の

時にも周期的に生成しネットワークに流してもよい。周期的に生成しネットワークに流す場合、上述の制御アドレスの時間差の設定動作に対しては、不測の事態等により既に設定済みの時間差がずれたりしてない限り冗長となるが、制御パケットの他の役目であるネットワークの保守管理を実現するには望ましい。

【0103】

次に前述の第二の通信ネットワークを用いた第二の伝送制御方式を説明する。

【0104】

第一の伝送制御方式との違いは、第一の伝送制御方式では制御パケットを用いて、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現するものであるが、第二の伝送制御方式では制御パケットという特別なパケットを使用せず、通常のデータパケットあるいはアイドルパケットを用いて各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現する。

【0105】

そのため、パケットのヘッダに時間差設定用にも用いるパケットであることを示す領域を設け、通常のデータパケットあるいはアイドルパケットを時間差設定用にも用いたい場合はヘッダのその部分を書き換えるという操作を行う。このようにして、通常のデータパケットあるいはアイドルパケットを時間差設定用にも用いられるようにヘッダに時間差設定情報を記載したパケットを時間差設定用パケットと呼ぶ。上述のように時間差設定用パケットという名称ではあるが、時間差設定のためにだけ用いるパケットではなく、通常のデータパケットあるいはアイドルパケットのヘッダの一部を書き換えることにより、通常のデータ伝送や同期状態維持のためのパケットと兼用したものである。従って、パケットのデータ部や上記以外のヘッダはそのままなので、通常のデータ伝送や同期状態維持の機能に支障をきたすことはない。

【0106】

この第二の伝送制御方式は、第二のネットワークにおいて実現される。ここでは制御が簡単な図4の接続テーブルを用いた場合を中心に説明する。

## 【0107】

本発明のポイントは、第一の伝送制御方式と同じく該ネットワークに接続される該各ノード装置において同じ接続テーブル（例えば図4）を用いながら、しかし該ノード装置毎に所定の時間差をもって該接続テーブルの制御アドレスを使用していく点にある。

## 【0108】

この第二の伝送制御方式では、少なくともネットワーク立ち上げ時に所定のヘッダパターンをもつ時間差設定用パケットをネットワークに周回させる。本発明ではこの時間差設定用パケットを用いて、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現する。

## 【0109】

該時間差設定用パケットは、該ノード装置の該接続テーブルにより該スイッチ手段が所定の接続をしたとき（例えば制御アドレスA1を使用しているとき）に、所定の伝送チャネル（例えば伝送チャネル1）へ出力されたパケット（通常のデータパケットあるいはアイドルパケット）のヘッダを書き換えることによって生成される。書き換えるのはヘッダに設けられた、時間差設定用のパケットであることを示す時間差設定ビットの部分である。

## 【0110】

ただし、ネットワーク立ち上げ時に自発的にヘッダを書き換えることにより時間差設定用パケットを送出するのは、該ネットワークで唯一のノード装置（マスタノード装置と呼ぶ）だけである。

## 【0111】

該マスタノード装置以外のノード装置（スレーブノード装置と呼ぶ）では、時間差設定用パケットを受信すると、該分離挿入手段で検出され、時間差設定用パケット検出信号が該制御手段に伝えられる。

## 【0112】

該制御手段では、時間差設定用パケット検出信号を受信すると、あらかじめ設定されてある所定の時間経過した後に、該接続テーブルのあらかじめ決められている順序で並んだ制御アドレスに従って動作を行う。例えば、該制御手段では、



時間差設定用パケット検出信号を受信すると、あらかじめ設定されてある所定の時間経過した後に、該接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読み出した制御アドレスに従って動作を行う。それと平行して、該接続テーブルにより該スイッチ手段が所定の接続をしたとき（例えば制御アドレスA1を使用しているとき）に所定の伝送チャネル（例えば伝送チャネル1）へ出力されたパケット（通常のデータパケットあるいはアイドルパケット）のヘッダを書き換える。ただし、マスタノード装置の分離挿入部だけは、時間差設定用パケットを受信しても、時間差設定用パケット検出信号を出力しない。

## 【0113】

これら2つの伝送制御方式により、該ネットワークに接続される該ノード装置毎に同じ接続テーブルを所定の時間差をもって使用することができる。

## 【0114】

## 【発明の実施の形態】

## （実施例1）

本発明の第1の実施例について説明する。

## 【0115】

本発明の通信ネットワークでは、ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなる場合があるという問題を解決するように、参考例のネットワークとはパケットのヘッダ構成と、ノードの構成を変更している。また、ノード装置毎に同じ接続テーブルを所定の時間差をもって使用することができるよう、少なくともネットワーク立ち上げ時に、制御パケットを伝送することを行う。

## 【0116】

制御パケットとは、ネットワークの保守運用を目的に周期的にあるいは必要に応じてノード装置間で受け渡されるパケットのことで、エラーレート、パケット損失率等のネットワーク管理情報の授受に使われる。

## 【0117】

図9は本発明のネットワークに用いる制御パケットの構成を示す図である。C

はコントロールビットを示す。コントロールビットは1ビットであり、そのパッケージが制御パッケージである場合は1、通常の通信に用いるパッケージである場合は0、で表わされる。Bはブロードキャストビットであり、ブロードキャスト時が1、そうでない時が0の1ビットで表わされる。Nはノード番号であり、仮にノード装置が32台接続できるならばノード番号1～32を示す5ビットで構成される。Tは伝送チャンネル番号であり、仮に並列多重伝送路の伝送チャンネル数（多重数）が8個ならば1～8を示す3ビットで構成される。その他は必要に応じて同期信号、誤り訂正符号などが挿入される。制御パッケージの場合、データとしては上記の通りエラーレート、パッケージ損失率等のネットワーク管理情報が入る。

## 【0118】

図1はネットワークにおける本発明によるノード装置の構成図であり、ノード装置100にサブ伝送路を介して端末151～158を接続している例を示している。

## 【0119】

符号121～128、131～138はノード間を接続するための並列多重伝送路であり、例えば空間的に分離された複数の光ファイバ伝送路（それらは束ねてあってもよい；いわゆるリボンファイバ）であったり、あるいは1本の光ファイバ上に波長分割されて多重化された波長多重伝送路であったりする。また、図には記載されていないが、クロックを伝送する伝送路も多重化されていてもよい。

## 【0120】

符号101～108は、分離挿入手段であるところの分離挿入部であり、並列多重伝送路から入力されるパッケージのアドレスを検出し、サブ伝送路を介して端末へ伝送させるパッケージとバッファへ入力させるパッケージに分離すると共に、端末から伝送されてくるパッケージを、並列多重伝送路から入力されるパッケージ流に挿入する機能を有している。また、ノード装置100の少なくとも一つの分離挿入手段（図1では101）は、並列多重伝送路から制御パッケージが入力された時に、制御パッケージ検出信号をスイッチ制御部に出力する。

## 【0121】

分離挿入部101の内部構成を図8に示す。伝送路より入力したパッケージはへ

ッダ検出部802においてヘッダ(B, C, N)が検出され、ヘッダの内容によりゲート802と803と806の開閉の処理を行う。

【0122】

ヘッダ検出部801には、あらかじめ自ノードのノード番号(自ノード番号と呼ぶ)が記憶されている。ヘッダ検出部801は、コントロールビットが検出されなかった場合には、

1. 検出したノード番号が記憶している自ノード番号と一致したときには、ゲート803を開き且つゲート802と806を閉じて端末方向のみにそのパケットを出力する。

【0123】

2. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが0の時はゲート802を開き且つゲート803と806を閉じてセレクタ804のみにそのパケットを出力する。

【0124】

3. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1の時はゲート802とゲート803の両方を開き且つゲート806を閉じて端末とセレクタ804へそのパケットを出力する様に動作する。

の動作を行い、コントロールビットが検出されたときには、以下のように動作する。

【0125】

4. ゲート802とゲート803の両方を閉じて且つゲート806を開き、そのパケットを制御パケット検出部807に送り、制御パケット検出部807はスイッチ制御部に制御パケット検出信号を出力する。

【0126】

分離挿入部102~108の内部構成は従来の図2のものを用いてもよいし、分離挿入部101と同じく図8のものを用いてもよい。図8の構成を用いるときには、制御パケット検出信号をスイッチ制御部に出力する必要は特にない。

【0127】

符号111~118は、バッファ手段であるところのバッファであり、分離挿

入部から出力されるパケットをスイッチ141の出力端に対応した記憶領域、およびスイッチ141の任意の出力端に接続するFIFOメモリに一時記憶する機能を有している。

【0128】

バッファ111～118の内部構成を図3に示す。バッファ111～118の構成及び動作は参考例と同じである。重複するがここで再度説明すると、301は各チャネルの出力端に対応した記憶領域311～記憶領域318及びFIFOメモリ304からなるバッファメモリ、302はパケットのヘッダからN、Tビットを検出するヘッダ検出部、303はバッファメモリ301に書き込みアドレスを供給するためのアドレスカウンタである。バッファメモリ301の複数の記憶領域に同時に書き込みが出来るように、各記憶領域はそれぞれ独立した入力端を持っている。バッファ111～118において、分離挿入部より入力したパケットはヘッダ検出部302においてヘッダが検出され、ヘッダの内容によりそのパケットを記憶する記憶領域が決定される。

【0129】

ヘッダ検出部302にはあらかじめ隣接する下流のノードのノード番号（下流ノード番号と呼ぶ）、及び各バッファが分離挿入部を介して接続する並列多重伝送路の伝送チャネル番号が記憶されている。

【0130】

ヘッダ検出部302は、

1. 検出したノード番号が記憶している下流ノード番号と一致し、且つBビットが0であれば、検出した伝送チャネル番号と同じ番号の記憶領域（記憶領域311～記憶領域318のいずれか）を指定し、アドレスカウンタ303より書き込みアドレスを発生させてバッファメモリ301に記憶させる。

【0131】

2. 検出したノード番号が記憶している下流ノード番号と一致せず、且つBビットが0であれば、FIFO304にそのパケットを記憶させる。

【0132】

3. 検出したノード番号が記憶している自ノード番号と一致し、且つBビット

が1であれば、アドレスカウンタ303より書き込みアドレスを発生させて記憶領域311～記憶領域318の全てに同時に記憶させる。

【0133】

4. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1であれば、アドレスカウンタ303より書き込みアドレスを発生させて記憶している伝送チャンネル番号と同じ番号の記憶領域（記憶領域311～記憶領域318のいずれか）に記憶させる。

ように、パケットの経路を制御する。

【0134】

符号141はスイッチである。スイッチ141の構成及び動作は参考例と同じである。重複するがここで再度説明すると、スイッチ制御部142に制御されて、入力端IN1～IN8に入力したパケットを任意の出力端OUT1～OUT8へ接続するものである。スイッチ141は、並列多重伝送路に複数の光ファイバ伝送路を用いるときには、空間スイッチ等を用いて交換を行う。

【0135】

符号142はスイッチ制御部であり、例えば図4の制御パターンに従ってスイッチを制御する。制御アドレスA1～A8を順次周期的に変更することで、スイッチ141の入力端IN1に入力した信号をOUT1に接続し、次の周期でOUT2に接続し、さらにOUT3, OUT4, OUT5, OUT6, OUT7, OUT8と接続する。入力端IN2も同様に、OUT2, OUT3, OUT4, OUT5, OUT6, OUT7, OUT8, OUT1の順番で繰り返し接続する。他の入力IN3～IN8も同様である。ある接続期間、例えばIN1がOUT1（IN2はOUT2、…、IN8はOUT8）と接続されている期間、はパケット長の整数倍に設定すればよい。ここでは説明の簡単のため、それぞれの接続期間（T1, T2, T3, T4, T5, T6, T7, T8とする）を1パケット長（=T(SW)）とする。

【0136】

図4の制御パターンに従った動作を時系列的に表すと図12のようになる。つまりスイッチの動作は、8つの連続した周期T1, T2, T3, T4, T5, T

6, T7, T8で構成される。さらにこれら8つの動作周期は、バッファにおける動作によって、記憶領域311~318からの読み出し期間であるTdとFIFOメモリ304からの読み出し期間であるTfにそれぞれ分割されている。ただし、上述のように、本特許では説明の簡単のため、 $T1 = T2 = T3 = T4 = T5 = T6 = T7 = T8 = 1$  パケットを読み出す時間(=T(SW))とし、FIFOから読み出すのは記憶領域311~318に読み出すべきパケットがないとき、とする。

#### 【0137】

符号143はバッファ制御部であり、各バッファに接続されたスイッチの入力端が所望の出力端に接続されたときに、バッファから記憶されているパケットを読み出す様に制御するものである。

#### 【0138】

さらにスイッチ制御部142は、制御パケット検出信号が入力された場合には、あらかじめ設定されてある所定の時間経過した後に、図4の接続テーブルの制御アドレスに従って動作を行う。例えば本実施例では、スイッチ制御部は、制御パケット検出信号を受信すると、あらかじめ設定されてある所定の時間経過した後に、接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読みだした制御アドレスに従って動作を行う。さらに平行して、接続テーブルによりスイッチ141が所定の接続をしたとき(例えば本実施例では、制御アドレスA1を使用し、IN1とOUT1が接続しているとき)に、制御パケット生成部150から制御パケットが所定の伝送チャネル(例えば本実施例では、伝送チャネル131)へ出力されるように、バッファ制御部143に指示を出す。バッファ制御部は、制御パケット生成部150から制御パケットが伝送チャネル131へ出力されるように、制御信号を制御パケット生成部150とセクタ151に制御信号を出す。

#### 【0139】

本発明におけるネットワークの構成を図6を用いて説明する。601~604のノード装置としては図1の100で示されるような構成である。本発明におけるネットワークに繋がるノード装置は、マスタノード装置とスレーブノード装置

の2種類に分けられる。

【0140】

マスタノード装置は、ネットワークにただ1台であり、ネットワーク立ち上げ時に、自発的に制御パケットを出力する。つまり、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、制御パケット生成部150から制御パケットが伝送チャネル131へ出力されるように、スイッチ制御部が動作する。さらに、マスタノード装置だけは、制御パケットを受信しても、制御パケット検出信号を出力しない。従ってマスタノード装置のスイッチ制御部が制御パケット検出信号に従って動作することはない。本実施例では、ノード装置601をマスタノード装置とする。

【0141】

スレーブノード装置は、マスタノード装置以外のノード装置である。マスタノード装置のすぐ下流のスレーブノードは、マスタノード装置で生成された制御パケットを受信し、上述の動作によりさらに下流のノード装置に制御パケットを送る。本実施例では、ノード装置602、603、604をスレーブノード装置とする。

【0142】

上記のようなネットワークにおいて、ノード装置毎に同じ接続テーブルを所定の時間差をもって実行することができるよう、ネットワーク立ち上げ時に、制御パケットを伝送することを行う。そのことにより、「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決する。

【0143】

続いてこのネットワーク立ち上げ時の動作手順を説明する。まず、それぞれのノード装置に電源が投入されると、ノード装置間の同期がとられる。同期がとられることにより、ノード装置でパケットを受信したときに、その先頭を認識することができ、ヘッダ検出が可能になる。各ノード装置のスイッチ制御部は、接続テーブルの制御アドレスA1～A8を順次周期的に変更することで、スイッチの接続状態を周期的に変更している。ただし、各ノードで使用している接続テーブル間の時間差は、電源投入のタイミングに依存し、不定となる。

【0144】

そのような状態で、

1. マスタノード装置601では、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、制御パケット生成部150から制御パケットが伝送チャンネル131へ出力されるように、スイッチ制御部ならびにバッファ制御部が動作する。バッファ制御部は、制御パケット生成部150から制御パケットが伝送チャンネル131へ出力されるように、制御パケット生成部150とセレクト151に制御信号を出す。

【0145】

2. 伝送チャンネル131に出力された制御パケットは、スレイブノード装置602の伝送チャンネル121から分離挿入部101に入る。ヘッダ検出部801では、コントロールビットを検出し、ゲート802とゲート803の両方を閉じて且つゲート806を開き、そのパケットを制御パケット検出部807に送り、制御パケット検出部807はスイッチ制御部に制御パケット検出信号を出力する。

【0146】

3. スレイブノード装置602のスイッチ制御部142は、制御パケット検出信号が入力されると、あらかじめ設定されてある所定の時間経過した後に、図4の接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読みだした制御アドレスに従って動作を行う。ここでは、上記所定の時間として、隣接する上流のノード装置（ノード装置601）で制御アドレスA7を用いるのと同時に自ノード装置（ノード装置602）で制御アドレスA1を用いるような時間とする。

【0147】

4. さらに3. に平行して、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、制御パケット生成部150から制御パケットが伝送チャンネル131へ出力されるように、バッファ制御部143に指示を出す。バッファ制御部は、制御パケット生成部150から制御パケットが伝送チャンネル131へ出力されるように、制御パケット生成部150とセレクト151に制御信号を出す。



【0148】

5. スレーブノード装置603に関して2. 3. 4. を行う。

【0149】

6. スレーブノード装置604に関して2. 3. 4. を行う。

【0150】

7. 伝送チャネル131に出力された制御パケットは、マスタノード装置601の伝送チャネル121から分離挿入部101に入る。ヘッダ検出部801では、コントロールビットを検出し、ゲート802とゲート803の両方を閉じて且つゲート806を開き、そのパケットを制御パケット検出部807に送るが、マスタノード装置だけは、制御パケット検出部807からスイッチ制御部に制御パケット検出信号を出力しない。従ってマスタノード装置のスイッチ制御部が制御パケット検出信号に従って動作することはない。

【0151】

このように制御パケットをネットワークに巡回させることで、各ノード装置で同じ接続テーブルを所定の時間差をもって実行することができる。つまり隣接する上流のノード装置から制御パケットが送られてくるのは、上流のノード装置の接続テーブルで制御アドレスA1を用いているときなので、制御パケットを受け取った時から一定の時間をおいて、自ノードの接続テーブルで制御アドレスA1を用いるようにすれば、各ノード装置で同じ接続テーブルをある一定の時間差をもって実行することになる。ただし、マスタノード装置とその上流のスレーブノード装置間で接続テーブルの制御アドレスの時間差は、一般に他の隣接ノード装置間での接続テーブルの制御アドレスの時間差とは異なる（上記説明の場合は、たまたま全隣接ノード間で接続テーブルの制御アドレスの時間差は同じとなる。）。

【0152】

この手順により、あるノード装置（例えばノード装置601）では、制御アドレスA1、A2、A3、…と動作している同じ瞬間に、その下流のノード装置602では制御アドレスA7、A8、A1、…で動作し、さらにその下流のノード装置603では制御アドレスA5、A6、A7、…で動作し、さらにその下流の

ノード装置604では制御アドレスA3、A4、A5、…で動作することになる。

【0153】

ただし、制御パケットをマスタノード装置が生成することは、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用するために、少なくともネットワーク立ち上げ時には必要な動作であるが、その時だけでなく通常動作の時にも周期的に生成しネットワークに流してもよい。周期的に生成しネットワークに流す場合、上述の制御アドレスの時間差の設定動作に対しては、不測の事態等による既に設定済みの時間差がずれたりしてない限り冗長となるが、制御パケットの他の役目であるネットワークの保守管理を実現するには望ましい。

【0154】

次に、図1、図6を用いてブロードキャスト通信を説明する。説明においては並列多重伝送路は空間的に分離された複数の光ファイバ伝送路、スイッチは空間スイッチとして説明するが、波長多重伝送路を用いる場合も上記原理に基づいており、ほぼ同様の動作が行われる。仮に、端末611からネットワーク全体へブロードキャスト通信する場合の動作例について説明する。

【0155】

1. まず端末611ではパケットのヘッダに送信端末の自ノード番号と伝送チャンネル番号（例えばN=1、T=1）とBビットに1を記載して送出し、そのパケットはサブ伝送路を通してノード装置601の分離挿入部101へ入力する。

【0156】

2. 分離挿入部101のセレクタ804では、端末からのパケットを伝送路からのパケット流のすき間に挿入し、そのパケット流をバッファ111へ送出する。

【0157】

3. バッファ111のヘッダ検出部302は、入力したパケットのヘッダを検出するとBビットが1で検出したノード番号（N=1）が記憶している自ノード番号（N=1）と一致しているので、記憶領域311～記憶領域318の全てを指定する。書き込みアドレスカウンタ303はその情報を受けて書き込みアドレ

スを発生させ、そのパケットをバッファメモリ301の記憶領域311～記憶領域318の全てに同時に書き込ませる。

【0158】

4. スイッチ制御部142はこのときスイッチ141の入出力接続関係を図4に従い制御アドレスA1～A8を一定周期に巡回させるごとく制御し、その制御アドレスをバッファ制御部143へ通知している。バッファ制御部143は、アドレスA1が供給されたときはバッファ111の記憶領域311から記憶されているブロードキャスト用パケットを読み出すように制御し、アドレスA2が供給されたときはバッファ111の記憶領域312から記憶されているブロードキャスト用パケットを読み出すように制御し、同様にアドレスA3～A8が供給されたときはバッファ111の記憶領域313～記憶領域318から記憶されているブロードキャスト用パケットを読み出すように制御する。よって、バッファ111から順次読み出されたブロードキャスト用パケットは、スイッチ141の入力端IN2から入力して全ての出力端OUT1～OUT8から出力し、伝送路131～138へ順次送出される。

【0159】

5. ノード装置601から出力された8つのパケットは並列多重伝送路を通過してノード装置602の分離送入手101～108に入力し、ヘッダ検出部802においてパケットのヘッダが検出される。検出したノード番号(N=1)は記憶している自ノード番号(N=2)と一致しなく且つBビットが1なので、ゲート802とゲート803の両方を開き且つゲート806を閉じ、端末とセクタ804へそのパケットを出力する。

【0160】

6. 各分離挿入手101～108から端末方向へ出力されたパケットは、各サブ伝送路を通過して端末621～628へ送られる。一方セクタ804へ出力されたパケットは、セクタ804を通り各バッファ111～118へ入力する。

【0161】

7. ヘッダ検出部302はヘッダを検出するとBビットが1で検出したノード番号(N=1)が記憶している自ノード番号(N=2)と一致していないので、

記憶している伝送チャンネル番号と同じ番号の記憶領域に記憶させる。つまり、バッファ111では記憶領域311に、バッファ112では記憶領域312に、同様にバッファ113～118では記憶領域313～記憶領域318に記憶される。

【0162】

8. 各パケットは、各バッファにおいて、制御アドレスA1のときに読みだされる記憶領域に記憶されている為、各バッファに記憶されたパケットは制御アドレスA1のときにのみ読み出され、伝送路121から入力したブロードキャスト用パケットは伝送路131へ出力され、伝送路122から入力したブロードキャスト用パケットは伝送路132へ出力され、以下同様に伝送路123～128から入力したブロードキャスト用パケットは伝送路133～138へ出力される。

【0163】

9. 同様にしてノード装置603、604で各端末631～638、641～648へ信号が分配されるとともに、中継されてノード装置601に入力する。

【0164】

10. ノード装置601の各分離挿入部はパケットのヘッダを検出すると検出したノード番号(N=1)が記憶している自ノード番号(N=1)と一致しているので、ゲート803を開き且つゲート802とゲート806を閉じて端末方向のみにそのパケットを出力する。

【0165】

11. 各分離挿入部101～108から端末方向へ出力されたパケットは、各サブ伝送路を通して端末611～618へ送られ、ネットワーク上の全ての端末へパケットが伝送される。

【0166】

このように、ブロードキャスト通信を行う場合は、送信端末が接続されるノード装置においてブロードキャスト用パケットを8つにコピーして8つのリングに送り出し、各ノード装置で分配中継して、かつ他のリングに乗り換えないように伝送し、送信ノード装置で終端する。

## 【0167】

本実施例のネットワークにおいてブロードキャスト通信を行う場合、参考例で示した場合に比べてブロードキャスト通信の伝送遅延が小さくなることを以下に説明する。まず、参考例で説明した条件と同じ条件で遅延量を求めてみる。

## 【0168】

まず参考例のa.の場合（ブロードキャスト通信）の遅延量を求めてみる。参考例のネットワークと本発明のネットワークとの違いは、以下の通りである。

## 【0169】

「参考例で説明した場合のネットワーク」：ノード装置601のスイッチ制御部が制御アドレスA1、A2、A3、…で動作している同じ瞬間に、ノード装置602、603、604のスイッチ制御部でも制御アドレスA1、A2、A3、…で動作している。

## 【0170】

「本発明のネットワーク」：ノード装置601のスイッチ制御部が制御アドレスA1、A2、A3、…と動作している同じ瞬間に、その下流のノード装置602では制御アドレスA7、A8、A1、…で動作し、さらにその下流のノード装置603では制御アドレスA5、A6、A7、…で動作し、さらにその下流のノード装置604では制御アドレスA3、A4、A5、…で動作している。

## 【0171】

端末611から出力されたパケットはノード装置601の分離挿入部101を経由してバッファ111に到達する。バッファ111では記憶領域311～記憶領域318の全てに同時に書き込まれるので、どの制御アドレスの時でもいずれかの記憶領域から読み出すことができ、制御アドレスが切り替わるごとに順次に読み出されていく。また、ネットワークは空いていると考えているので、バッファ511に書き込まれたらすぐにスイッチ141に読み出される。例えば、制御アドレスA1のときにスイッチ141のOUT1から最初のパケットが131へ出力されると、次に制御アドレスA2のときにスイッチ141のOUT2からパケットが132へ出力され、…、制御アドレスA8のときにスイッチ141のOUT8から最後のパケットが138へ出力される。従ってノード装置601での

滞在時間は、最も早く出力されるパケットで $T(SW)$ 時間、最後に出力されるパケットで $8 \times T(SW)$ 時間となる。ここまでは参考例のネットワークと同じである。

【0172】

ノード装置602では特に伝送チャネル121から入ってきたパケット（つまりノード装置601で最初に出力されたパケット）について考える。ノード装置601のスイッチ141のOUT1から制御アドレスがA1の時に出力されたパケットが、ノード装置602のバッファ111に来たときには、ノード装置602の制御アドレスはA8（ノード装置601の制御アドレスはA2）になっている。

【0173】

前述のようにブロードキャストの場合、パケットを送出した端末が繋がるノード装置以外のノード装置、つまり今の場合ノード装置602、603、604では制御アドレスA1のときにのみ読み出されるので、次に制御アドレスがA1になるまでの間（つまり $T(SW)$ 時間）待っていなければならない。その後の $T(SW)$ 時間で読み出されるので、結局1つのノード装置に滞在する時間が $2 \times T(SW)$ 時間かかることになる。

【0174】

その他の伝送チャネルでも制御アドレスA1の時にしか読み出されないので、伝送チャネル121の場合と同時に出力されるか、さらに1周期遅れて制御アドレスがA1になったときに出力される。

【0175】

続いて、ノード装置602のスイッチ141のOUT1から制御アドレスがA1の時に出力されたパケットが、ノード装置603のバッファ111に来たときには制御アドレスはA8になっている。上述のようにブロードキャストの場合制御アドレスA1のときにのみ読み出されるので、次に制御アドレスがA1になるまでの間（つまり $T(SW)$ 時間）待っていなければならない。その後の $T(SW)$ 時間で読み出されるので、結局1つのノード装置に滞在する時間が $2 \times T(SW)$ 時間かかることになる。この現象は、ノード装置604でも同じである。

## 【0176】

つまり、ブロードキャスト通信の場合、パケットが図6のネットワークを1周するのに、最も早いチャンネルで $T(SW) + 3 \times 2 \times T(SW) = 7 \times T(SW)$ 時間かかることになる。最も遅いチャンネルでも、上記から制御アドレスが1周する時間を加えた $15 \times T(SW)$ 時間となる。

## 【0177】

一方参考例のb.の場合(1対1通信)の遅延量を考えてみる。1対1通信では、各ノード装置で同じ接続テーブルをある一定の時間差をもって実行することによって遅延量は影響を受けない。

## 【0178】

つまり、1対1通信の場合、参考例で説明した場合と同じくパケットが図6のネットワークを1周するのに、最良で $3 \times T(SW) + T(SW) = 4 \times T(SW)$ 、最悪で $3 \times T(SW) + 8 \times T(SW) = 11 \times T(SW)$ 時間かかることになる。

## 【0179】

従って、本発明によるネットワークにおいて、a.とb.の場合を比較すると、どのような場合でもa.(ブロードキャスト通信)の方が伝送遅延が大きいわけではない。さらに、本発明によるネットワークにおいてのブロードキャスト通信と、参考例で説明した場合のネットワークにおいてのブロードキャスト通信を比べると、明らかに遅延量が改善されていることがわかる。

## 【0180】

## (実施例2)

本発明の第2の実施例について説明する。

## 【0181】

図10は本発明によるノード装置の構成図である。構成で実施例1の図1と異なっている点は制御パケット生成部150から出力される制御パケットをスイッチ141の入力側で挿入するか(実施例1)、出力側で挿入するか(実施例2)の違いである。従って図1と図10でノード装置の構成要因は同じなので、同じ番号で表記し、説明は省略する。

【0182】

この場合のネットワーク立ち上げ時の動作手順も実施例1と同じであり、その手順で、各ノード装置の制御アドレスの時間差の設定が行える。

【0183】

従って、図10の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる。

【0184】

(実施例3)

本発明の第3の実施例について説明する。

【0185】

第1、第2の実施例との違いは、第1、第2の実施例では制御パケットを用いて、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現するものであるが、本実施例では制御パケットという特別なパケットを使用せず、通常のパケットあるいはアイドルパケットを用いて、各ノード装置が所定の時間差をもって該接続テーブルの制御アドレスを使用することを実現する。

【0186】

そのため、パケットのヘッダに時間差設定用にも用いるパケットであることを示す領域を設け、通常のパケットあるいはアイドルパケットを時間差設定用にも用いたい場合はヘッダのその部分を書き換えるという操作を行う。このようにして、通常のパケットあるいはアイドルパケットを時間差設定用にも用いられるようにヘッダに時間差設定情報（時間差設定ビットと呼ぶ）を記載したパケットを時間差設定用パケットと呼ぶ。上述のように時間差設定用パケットという名称ではあるが、時間差設定のためにだけ用いるパケットではなく、通常のパケットあるいはアイドルパケットのヘッダの一部を書き換えることにより、通常のパケット伝送や同期状態維持のためのパケットと兼用したものである。従って、パケットのデータ部や上記以外のヘッダはそのままなので、通常のパケット伝送や同期状態維持の機能に支障をきたすことはない。



## 【0187】

図14は本発明のネットワークに用いるパケットの構成を示す図である。Dは時間差設定ビットを示す。時間差設定ビットは1ビットであり、通常の通信に用いるパケットを時間差設定に用いるパケットである場合は1、通常の通信のみに用いるパケットである場合は0、で表わされる。B、N、Tは実施例1に従う。

## 【0188】

図14のヘッダは図9のヘッダと見かけ上よく似ているが、制御パケット（図9）の場合、データとしては上記の通りエラーレート、パケット損失率等のネットワーク管理情報が入るのに対して、図14のパケットでは、通常のデータが入る点が異なる。

## 【0189】

図13はネットワークにおける本発明によるノード装置の構成図であり、ノード装置1300にサブ伝送路を介して端末151～158を接続している例を示している。また、図には記載されないが、クロックを伝送する伝送路も多重化されている。

## 【0190】

符号1301～1308は、分離挿入手段であるところの分離挿入部であり、並列多重伝送路から入力されるパケットのアドレスを検出し、サブ伝送路を介して端末へ伝送させるパケットとバッファへ入力させるパケットに分離すると共に、端末から伝送されてくるパケットを、並列多重伝送路から入力されるパケット流に挿入する機能を有している。また、ノード装置1300に少なくとも一つの分離挿入手段（図1では1301）は、並列多重伝送路から時間差設定用パケットが入力された時に、時間差設定用パケット検出信号をスイッチ制御部に出力する。

## 【0191】

分離挿入部1301の内部構成を図15に示す。伝送路より入力したパケットはヘッダ検出部802においてヘッダ（B、D、N）が検出され、ヘッダの内容によりゲート1502、1503、1506、1507の開閉の処理を行う。さらにヘッダ書き換え部1508、1509では時間差設定ビットを無効にするよ

うにヘッダの書き換えを行う。このヘッダ書き換え処理は、ネットワーク上に時間差設定用パケットが予期しない状態で流れることを防ぐために行う。従って、ゲート1507、及びヘッダ書き換え部1509は無くてもよい。ゲート1507、及びヘッダ書き換え部1509を用いない場合、以下においてゲート1507を開く処理を行うときには、ゲート1503を開くことで代用される。

【0192】

ヘッダ検出部1501には、あらかじめ自ノードのノード番号（自ノード番号と呼ぶ）が記憶されている。ヘッダ検出部1501は、

1. 検出したノード番号が記憶している自ノード番号と一致し、且つ時間差設定ビットが検出されたときには、ゲート1507を開き且つゲート1502、1503、1506を閉じてヘッダ書き換え部1509のみにそのパケットを出力する。ヘッダ書き換え部1509では、時間差設定ビットを無効にするようにヘッダの書き換えを行い、端末方向にパケットを出力する。ヘッダ検出部は、同時に時間差設定用パケット検出信号をスイッチ制御部に出力する。

【0193】

2. 検出したノード番号が記憶している自ノード番号と一致し、且つ時間差設定ビットが検出されなかったときには、ゲート1503を開き且つゲート1502、1506、1507を閉じて端末方向のみにそのパケットを出力する。

【0194】

3. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが0で、且つ時間差設定ビットが検出されたときには、ゲート1506を開き且つゲート1502、1503、1507を閉じてヘッダ書き換え部1508のみにそのパケットを出力する。ヘッダ書き換え部1508では、時間差設定ビットを無効にするようにヘッダの書き換えを行い、セレクタ1504のみにそのパケットを出力する。同時にヘッダ検出部は、時間差設定用パケット検出信号をスイッチ制御部に出力する。

【0195】

4. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが0で、且つ時間差設定ビットが検出されなかったときには、ゲート1502

を開き且つゲート1503、1506、1507を閉じてセクタ1504のみにそのパケットを出力する。

## 【0196】

5. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1で、且つ時間差設定ビットが検出されたときには、ゲート1506、1507の両方を開き且つゲート1502、1503、を閉じてヘッダ書き換え部1508、1509にそのパケットを出力する。ヘッダ書き換え部1508、1509では、時間差設定ビットを無効にするようにヘッダの書き換えを行い、端末とセクタ1504にそのパケットを出力する。同時にヘッダ検出部は、時間差設定用パケット検出信号をスイッチ制御部に出力する。

## 【0197】

6. 検出したノード番号が記憶している自ノード番号と一致せず、且つBビットが1で、且つ時間差設定ビットが検出されなかったときには、ゲート1502、1503の両方を開き且つゲート1506、1507、を閉じて、端末とセクタ1504にそのパケットを出力するような動作を行う。

## 【0198】

分離挿入部1302～1308の内部構成は図2のものを用いてもよいし、分離挿入部1301と同じく図15のものを用いてもよい。図15の構成を用いるときには、時間差設定用パケット検出信号をスイッチ制御部に出力する必要は特にはない。

## 【0199】

符号1342はスイッチ制御部であり、実施例1、2と動作が異なる点は、制御パケット検出信号ではなくて、時間差設定用パケット検出信号が入力された場合に、あらかじめ設定されてある所定の時間経過した後に、図4の接続テーブルの制御アドレスに従って動作を行う、点である。さらに、時間差設定用パケット検出信号が入力されると、接続テーブルによりスイッチ141が所定の接続をしたとき（例えば本実施例では、制御アドレスA1を使用し、IN1とOUT1が接続しているとき）に、所定の伝送チャネル（例えば本実施例では、伝送チャネル131）から出力されるパケットのヘッダに時間差設定ビットが記載されるよ

うに、バッファ制御部1343に指示を出す。

【0200】

符号1310は時間差情報設定部であり、バッファ制御部1443に制御され、パケットのヘッダを書き換える。図16に時間差情報設定部の構成を示す。ゲート1601、1602はバッファ制御部からの指示で開閉し、ヘッダ書き換え部では、入力されたパケットのヘッダに時間差設定ビットを設定する。バッファ制御部1443から、時間差設定ビットを記載するための指示がないときには、時間差情報設定部ではゲート1601を開いて1602を閉じた状態で動作する。

【0201】

バッファ制御部は、スイッチ制御部1342からの指示に基づき、バッファ111から出力されたパケットのヘッダに時間差設定ビットが記載されるよう、時間差情報設定部1310のゲート1602を開いてゲート1601を閉じ、ヘッダ書き換え部1603にパケットを送る。ヘッダ書き換え部でヘッダに時間差設定ビットが記載されたパケット（時間差設定用パケット）は、スイッチ141に出力され、IN1とOUT1が接続しているときに、伝送チャネル131から出力される。

【0202】

その他の符号の動作については、実施例1、2と同じなので省略する。

【0203】

本発明におけるネットワークの構成を図6を用いて説明する。601～604のノード装置としては図13の1300で示されるような構成である。本発明におけるネットワークに繋がるノード装置は、実施例1、2と同じくマスタノード装置とスレーブノード装置の2種類に分けられる。

【0204】

マスタノード装置は、ネットワークにただ1台であり、ネットワーク立ち上げ時に、自発的に時間差設定用パケットを出力する。つまり、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、スイッチ141から時間差設定用パケットが伝送チャネル131へ出力されるように、スイ

ッチ制御部1342が動作する。さらに、マスタノード装置だけは、時間差設定用パケットを受信しても、時間差設定用パケット検出信号を出力しない。従ってマスタノード装置のスイッチ制御部が時間差設定用パケット検出信号に従って動作することはない。本実施例でも、ノード装置601をマスタノード装置とする。

#### 【0205】

スレーブノード装置は、マスタノード装置以外のノード装置である。マスタノード装置のすぐ下流のスレーブノードは、マスタノード装置で生成された時間差設定用パケットを受信し、上述の動作よりもさらに下流のノード装置に時間差設定用パケットを送る。本実施例でも、ノード装置602、603、604をスレーブノード装置とする。

#### 【0206】

上記のようなネットワークにおいて、ノード装置毎に同じ接続テーブルを所定の時間差をもって実行することができるよう、ネットワーク立ち上げ時に、時間差設定用パケットを伝送することを行う。そのことにより、「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決する。

#### 【0207】

続いてこのネットワーク立ち上げ時の動作手順を説明する。まず、それぞれのノード装置に電源が投入されると、ノード装置間の同期がとられる。同期がとられることにより、ノード装置でパケットを受信したときに、その先頭を認識することができ、ヘッダ検出が可能になる。各ノード装置のスイッチ制御部は、接続テーブルの制御アドレスA1～A8を順次周期的に変更することで、スイッチの接続状態を周期的に変更している。ただし、各ノードで使用している接続テーブル間の時間差は、電源投入のタイミングに依存し、不定となる。

#### 【0208】

そのような状態で、

1. マスタノード装置601では、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、伝送チャネル131へ時間差設定

用パケットが出力されるように、スイッチ制御ならびにバッファ制御部が動作する。つまり、制御アドレスA1の時にバッファ1から読み出されたパケットに対し、時間差情報設定部1310では、ゲート1602を開いてゲート1601を閉じ、ヘッダ書き換え部1603にパケットを送る。ヘッダ書き換え部1603でヘッダに時間差設定ビットが記載されたパケット（時間差設定用パケット）は、IN1とOUT1が接続しているときに、伝送チャンネル131から出力される。

#### 【0209】

2. 伝送チャンネル131に出力された時間差設定用パケットは、スレイブノード装置602の伝送チャンネル121から分離挿入部1301に入る。ヘッダ検出部801では、時間差設定ビットを検出し、その他のヘッダ情報（B, N, T）に応じてゲート1506とゲート1507のいずれか、あるいは両方を開いて、ゲート1502と1503を閉じて、そのパケットをヘッダ書き換え部1508か1509のいずれか、あるいは両方へ送る。さらに、スイッチ制御部1342に時間差設定用パケット検出信号を出力する。

#### 【0210】

3. スレイブノード装置602のスイッチ制御部1342は、時間差設定用パケット検出信号が入力されると、あらかじめ設定されてある所定の時間経過した後、図4の接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読みだした制御アドレスに従って動作を行う。ここでは、上記所定の時間として、隣接する上流のノード装置（ノード装置601）で制御アドレスA7を用いるのと同時に自ノード装置（ノード装置602）で制御アドレスA1を用いるような時間とする。

#### 【0211】

4. さらに3. に平行して、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、伝送チャンネル131へ時間差設定用パケット出力されるように、スイッチ制御ならびにバッファ制御部が動作する。つまり、制御アドレスA1の時に、時間差情報設定部1310では、ゲート1602を開いてゲート1601を閉じ、ヘッダ書き換え部1603にパケットを送

る。ヘッダ書き換え部1603でヘッダに時間差設定ビットが記載されたパケット（時間差設定用パケット）は、IN1とOUT1が接続しているときに、伝送チャンネル131から出力される。

【0212】

5. スレーブノード装置603に関して2. 3. 4. を行う。

【0213】

6. スレーブノード装置604に関して2. 3. 4. を行う。

【0214】

7. 伝送チャンネル131に出力された時間差設定パケットは、マスタノード装置601の伝送チャンネル121から分離挿入部1301に入る。ヘッダ検出部801では、時間差設定ビットを検出し、その他のヘッダ情報（B, N, T）に応じてゲート1506とゲート1507のいずれか、あるいは両方を開いて、ゲート1502と1503を閉じて、そのパケットをヘッダ書き換え部1508か1509のいずれか、あるいは両方へ送る。ただし、マスタノード装置だけは、時間差設定用パケット検出部807からスイッチ制御部に時間差設定用パケット検出信号を出力しない。従ってマスタノード装置のスイッチ制御部が時間差設定用パケット検出信号に従って動作することはない。

【0215】

このように時間差設定用パケットをネットワークに巡回させることで、各ノード装置で同じ接続テーブルを所定の時間差をもって実行することができる。つまり隣接する上流のノード装置から時間差設定用パケットが送られてくるのは、上流のノード装置の接続テーブルで制御アドレスA1を用いているときなので、時間差設定用パケットを受け取った時から一定の時間をおいて、自ノードの接続テーブルで制御アドレスA1を用いるようにすれば、各ノード装置で同じ接続テーブルをある一定の時間差をもって実行することになる。ただし、マスタノード装置とその上流のスレーブノード装置間で接続テーブルの制御アドレスの時間差は、一般に他の隣接ノード装置間での接続テーブルの制御アドレスの時間差とは異なる（上記説明の場合は、たまたま全隣接ノード間で接続テーブルの制御アドレスの時間差は同じとなる。）。

## 【0216】

この手順により、あるノード装置（例えばノード装置601）では、制御アドレスA1、A2、A3、…と動作している同じ瞬間に、その下流のノード装置602では制御アドレスA7、A8、A1…で動作し、さらにその下流のノード装置603では制御アドレスA5、A6、A7、…で動作し、さらにその下流のノード装置604では制御アドレスA3、A4、A5、…で動作することになる。

## 【0217】

従って、図13の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる。

## 【0218】

## （実施例4）

本発明の第4の実施例について説明する。

## 【0219】

図17は本発明によるノード装置の構成図である。構成で実施例3の図13と異なっている点は、パケットのヘッダを書き換え、時間差設定用パケットを出力する時間差情報設定部1310をスイッチ141の入力側におくか（実施例3）、出力側におくか（実施例4）の違いである。従って図17と図13でノード装置の構成要因は同じなので、同じ番号で表記し、説明は省略する。

## 【0220】

この場合のネットワーク立ち上げ時の動作手順も実施例3と同じであり、その手順で、各ノード装置の制御アドレスの時間差の設定が行える。

## 【0221】

従って、図17の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」解決することができる。

## 【0222】

## （実施例5）

本発明の第5の実施例について説明する。図18は本実施例におけるノード装置の構成図であり、実施例1でスイッチ141に空間分割型のスイッチを用い、



伝送路としてリボンファイバなどの空間分割並列多重伝送路を用いたのに対し、本実施例では波長多重を用いて1本の光ファイバに信号を多重し、対向する2つのノード装置間で交換を行う例を示す。また、図には記載されていないが、クロックを伝送する伝送路（波長）も多重化されていてもよい。

### 【0223】

図18において1801～1808は波長可変送信部であり、レーザダイオードの注入電流を制御することにより入力信号を任意の波長の光信号に変換して出力する光送信器である。1809波長制御部であり、波長可変送信部1801～1808を図4の波長制御パターンに従ってそれぞれの送信波長を任意の波長に設定するものである。例えば、制御アドレスA1～A8を順次周期的に変更することで、波長可変送信部1801の入力端IN1に入力した信号を波長 $\lambda_1$ の光信号に変換し、次の周期で波長 $\lambda_2$ の光信号に変換し、さらに波長 $\lambda_3$ ,  $\lambda_4$ ,  $\lambda_5$ ,  $\lambda_6$ ,  $\lambda_7$ ,  $\lambda_8$ と順次変更する。波長可変送信部1802も同様に入力端IN2に入力した信号を波長 $\lambda_2$ ,  $\lambda_3$ ,  $\lambda_4$ ,  $\lambda_5$ ,  $\lambda_6$ ,  $\lambda_7$ ,  $\lambda_8$ ,  $\lambda_1$ の順番で繰り返し上記波長の光信号に変換する。他の波長可変送信部1803～1808も同様である。波長変更の周期は例えばパケット長の整数倍に設定される。つまり数パケット単位に送信波長が繰り返し変更されることになる。また、使用する波長制御パターンは図4に限ったものではないが、複数の波長可変送信部が同時に同じ波長で送信しない波長制御パターンを用いる。1821は合波器であり、各波長可変送信部から出力された光信号を1本の光ファイバに集光し、外部光ファイバ伝送路へ出力する。1822は分波器であり、外部光ファイバ伝送路から送られてきた波長 $\lambda_1$ ～ $\lambda_8$ の光信号をそれぞれの波長に分離する。1811～1818は光受信部であり、分波器1822で分離された波長 $\lambda_1$ ～ $\lambda_8$ の光信号を電気信号に変換するものである。ノード装置の他の部分は実施例1と同様であり、同じ部分は同一番号で記してある。

### 【0224】

この場合のネットワーク立ち上げ時の動作手順も実施例1と同じであり、その手順で、各ノード装置の制御アドレスの時間差の設定が行える。

## 【0225】

従って、図18の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる。

## 【0226】

## (実施例6)

本発明の第6の実施例について説明する。図19は本実施例におけるノード装置の構成図であり、実施例3でスイッチ141に空間分割型のスイッチを用い、伝送路としてリボンファイバなどの空間分割並列多重伝送路を用いたのに対し、本実施例では波長多重を用いて1本の光ファイバに信号を多重し、対向する2つのノード装置間で交換を行う例を示す。波長多重部分の動作は実施例5と同じである。

## 【0227】

この場合のネットワーク立ち上げ時の動作手順も実施例3と同じであり、その手順で、各ノード装置の制御アドレスの時間差の設定が行える。

## 【0228】

従って、図19の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる。

## 【0229】

## (実施例7)

本発明の第7の実施例について説明する。図20は本実施例におけるノード装置の構成図である。ノード装置毎に同じ接続テーブルを所定の時間差をもって使用することができるよう、少なくともネットワーク立ち上げ時に、制御パケットを伝送することを行う点は、実施例1、2と同じであるが、次の点が異なる。つまり、実施例1、2では、制御パケットを通信のデータパケットを伝送する伝送チャンネル1を通じて伝送していたのに対して、本実施例では、特に制御パケット伝送用のチャンネル（伝送チャンネル0と呼ぶ）を設けて、そこに制御パケットを流すようにする。

## 【0230】

図1あるいは図10と、図20との違いは、符号2003、2004で表わされる制御パケット伝送用の伝送チャネルが増えていること、さらにそれによって、図1、図10では必要であったセクタ151が不要となっていることである。また図20の分離挿入部101には制御パケット検出部が不要なので、従来（図2）の分離挿入部を用いても可能である。その外の構成要因は同じなので、同じ番号で表記し、説明は省略する。

## 【0231】

続いてこのネットワーク立ち上げ時の動作手順を説明する。まず、それぞれのノード装置に電源が投入されると、ノード装置間の同期がとられる。同期がとられることにより、ノード装置でパケットを受信したときに、その先頭を認識することができ、ヘッダ検出が可能になる。各ノード装置のスイッチ制御部は、接続テーブルの制御アドレスA1～A8を順次周期的に変更することで、スイッチの接続状態を周期的に変更している。ただし、各ノードで使用している接続テーブル間の時間差は、電源投入のタイミングに依存し、不定となる。

## 【0232】

そのような状態で、

1. マスタノード装置601では、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、制御パケット生成部150から制御パケットが伝送チャネル131へ出力されるように、スイッチ制御部ならびにバッファ制御部が動作する。バッファ制御部は、制御パケット生成部2002から制御パケットが伝送チャネル2004へ出力されるように、制御パケット生成部2002に制御信号を出す。

## 【0233】

2. 伝送チャネル2004に出力された制御パケットは、スレイブノード装置602の伝送チャネル2003から制御パケット検出部2001に入る。制御パケット検出部2001はスイッチ制御部142に制御パケット検出信号を出力する。

【0234】

3. スレーブノード装置602のスイッチ制御部142は、制御パケット検出信号が入力されると、あらかじめ設定されてある所定の時間経過した後に、図4の接続テーブルの制御アドレスA1を読み出し、続いてA2、A3、…、A8、A1、A2、…と読み出し、その読み出した制御アドレスに従って動作を行う。ここでは、上記所定の時間として、隣接する上流のノード装置（ノード装置601）で制御アドレスA7を用いるのと同時に自ノード装置（ノード装置602）で制御アドレスA1を用いるような時間とする。

【0235】

4. さらに3. に平行して、スイッチ141が制御アドレスA1を使用し、IN1とOUT1が接続しているときに、制御パケット生成部2002から制御パケットが伝送チャネル2004へ出力されるように、バッファ制御部143に指示を出す。バッファ制御部は、制御パケット生成部2002から制御パケットが伝送チャネル2004へ出力されるように、制御パケット生成部2002に制御信号を出す。

【0236】

5. スレーブノード装置603に関して2. 3. 4. を行う。

【0237】

6. スレーブノード装置604に関して2. 3. 4. を行う。

【0238】

7. 伝送チャネル2004に出力された制御パケットは、マスタノード装置601の伝送チャネル2003から制御パケット検出部2001に入る。マスタノード装置だけは、制御パケット検出部2001からスイッチ制御部に制御パケット検出信号を出力しない。従ってマスタノード装置のスイッチ制御部が制御パケット検出信号に従って動作することはない。

この手順で、各ノード装置の制御アドレスの時間差の設定が行える。

【0239】

従って、図20の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる

## 【0240】

## (実施例8)

本発明の第8の実施例について説明する。図21は本実施例におけるノード装置の構成図であり、実施例5とよく似ているが、次の点が異なる。つまり、実施例5では、制御パケットを通常のデータパケットを伝送する伝送チャンネル1（波長 $\lambda_1$ ）を通じて伝送していたのに対して、本実施例では、特に制御パケット伝送用のチャンネル（伝送チャンネル0：波長 $\lambda_0$ と呼ぶ）を設けて、そこに制御パケットを流すようにする。制御パケット用のチャンネルは特に波長可変送信部である必要はないので、本実施例では波長固定（波長 $\lambda_0$ ）送信部2102としている。

## 【0241】

この場合のネットワーク立ち上げ時の動作手順も実施例7と同じであり、その手順で、各ノード装置の制御アドレスの時間差の設定が行える。

## 【0242】

従って、図21の構成のノード装置でも「ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題」を解決することができる。

## 【0243】

## 【発明の効果】

以上説明したように、複数の端末を接続するための複数のノード装置を、複数の伝送チャンネルを有する並列多重伝送路によってリング状に接続したネットワークにおいて、各ノード装置の制御アドレスの時間差の設定を行うことにより、ブロードキャスト通信を行う場合、通常の通信に比べて伝送遅延が大きくなるという問題を解決することができる。

## 【図面の簡単な説明】

## 【図1】

本発明によるノード装置の構成を示す図。

【図2】

参考例のノード装置の分離挿入部の内部構成を示す図。

【図3】

ノード装置のバッファの内部構成を示す図。

【図4】

バッファ及びスイッチの制御法則を示す図。

【図5】

参考例のノード装置の構成を示す図。

【図6】

ネットワークの構成を示す図。

【図7】

ネットワークの通信原理を示す図。

【図8】

本発明によるノード装置の分離挿入部の内部構成を示す図。

【図9】

本発明のネットワークに用いるパケットの構成を示す図。

【図10】

実施例2のノード装置の構成を示す図。

【図11】

参考例のネットワークに用いるパケットの構成を示す図。

【図12】

バッファ及びスイッチの制御法則を時間的に示す図。

【図13】

実施例3のノード装置の構成を示す図。

【図14】

本発明のネットワークに用いるパケットの構成を示す図。

【図15】

本発明によるノード装置の分離挿入部の内部構成を示す図。

【図16】

本発明によるノード装置の時間差情報設定部の内部構成を示す図。

【図17】

実施例4のノード装置の構成を示す図。

【図18】

実施例5のノード装置の構成を示す図。

【図19】

実施例6のノード装置の構成を示す図。

【図20】

実施例7のノード装置の構成を示す図。

【図21】

実施例8のノード装置の構成を示す図。

【図22】

本発明の実施の形態の一例を示す図。

【図23】

本発明の実施の形態の一例を示す図。

【符号の説明】

201, 302, 801, 1501 ヘッダ検出部

202, 203, 802, 803, 806, 1502, 1503, 1506,  
1507, 1601, 1602 ゲート

151, 204, 804, 1504 セレクタ

205, 304, 805, 1505 FIFO

1508, 1509, 1603 ヘッダ書き換え部

301 バッファメモリ

303 アドレスカウンタ

807, 2001 制御パケット検出部

311, 312, 313, 314, 315, 316, 317, 318 記憶領

域

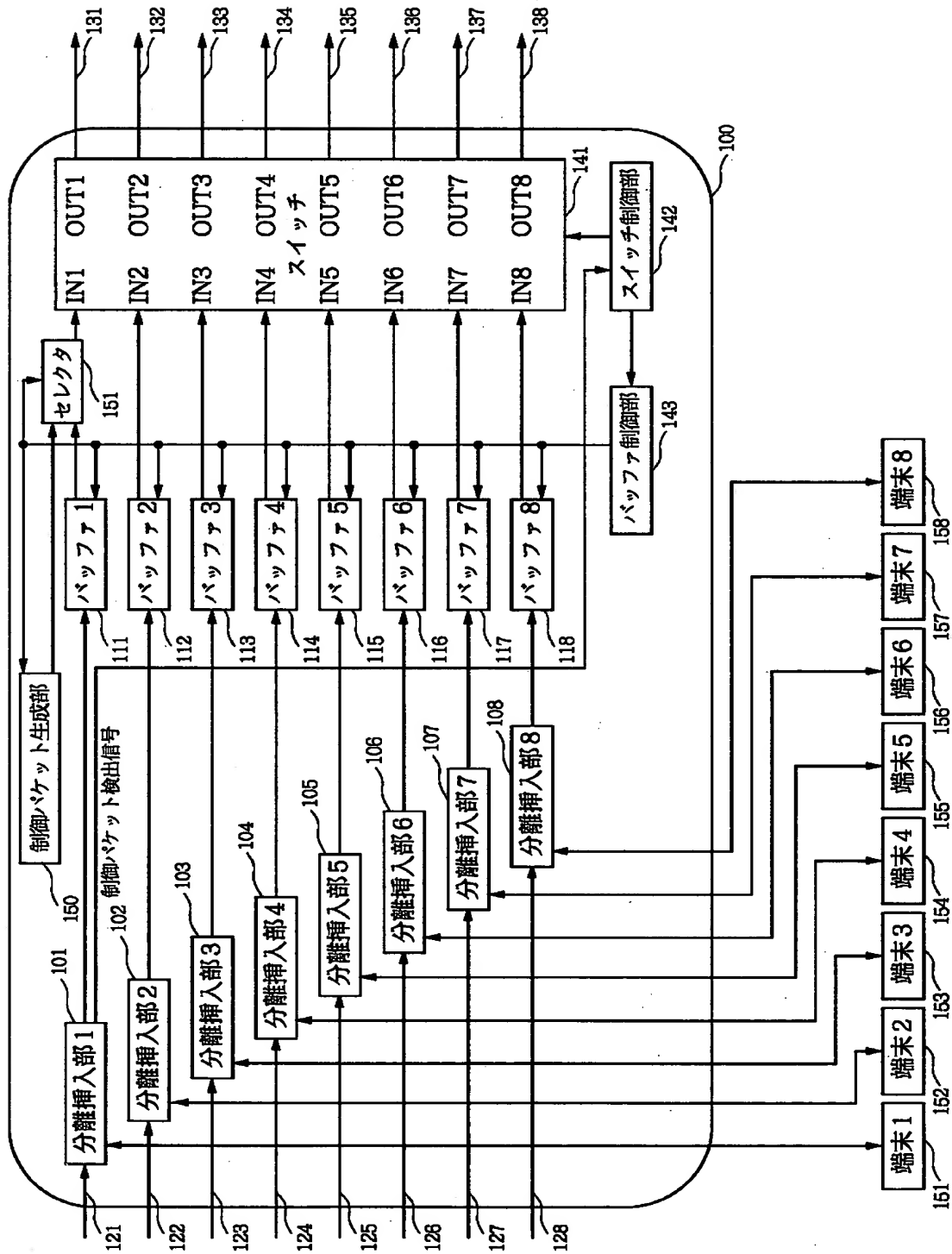
100, 500, 601~604, 701~704, 1000, 1300, 1

700, 1800, 1900, 2000, 2100 ノード装置  
101~108, 501~508, 1301~1308 分離挿入部  
111~118, 511~518, 709~712 バッファ  
121~128, 131~138, 521~528, 531~538, 605  
~608 並列多重伝送路  
141, 541, 705~708 スイッチ  
142, 542, 1342 スイッチ制御部  
143, 543, 1343 バッファ制御部  
151~158, 551~558, 611~618, 621~628, 631  
~638, 641~648, 721~736 端末  
150, 2002 制御パケット生成部  
1310 時間差情報設定部  
1801~1808 波長可変送信部  
1809 波長制御部  
1811~1818, 2101 光受信部  
1821 合波器  
1822 分波器  
2102 波長固定送信部

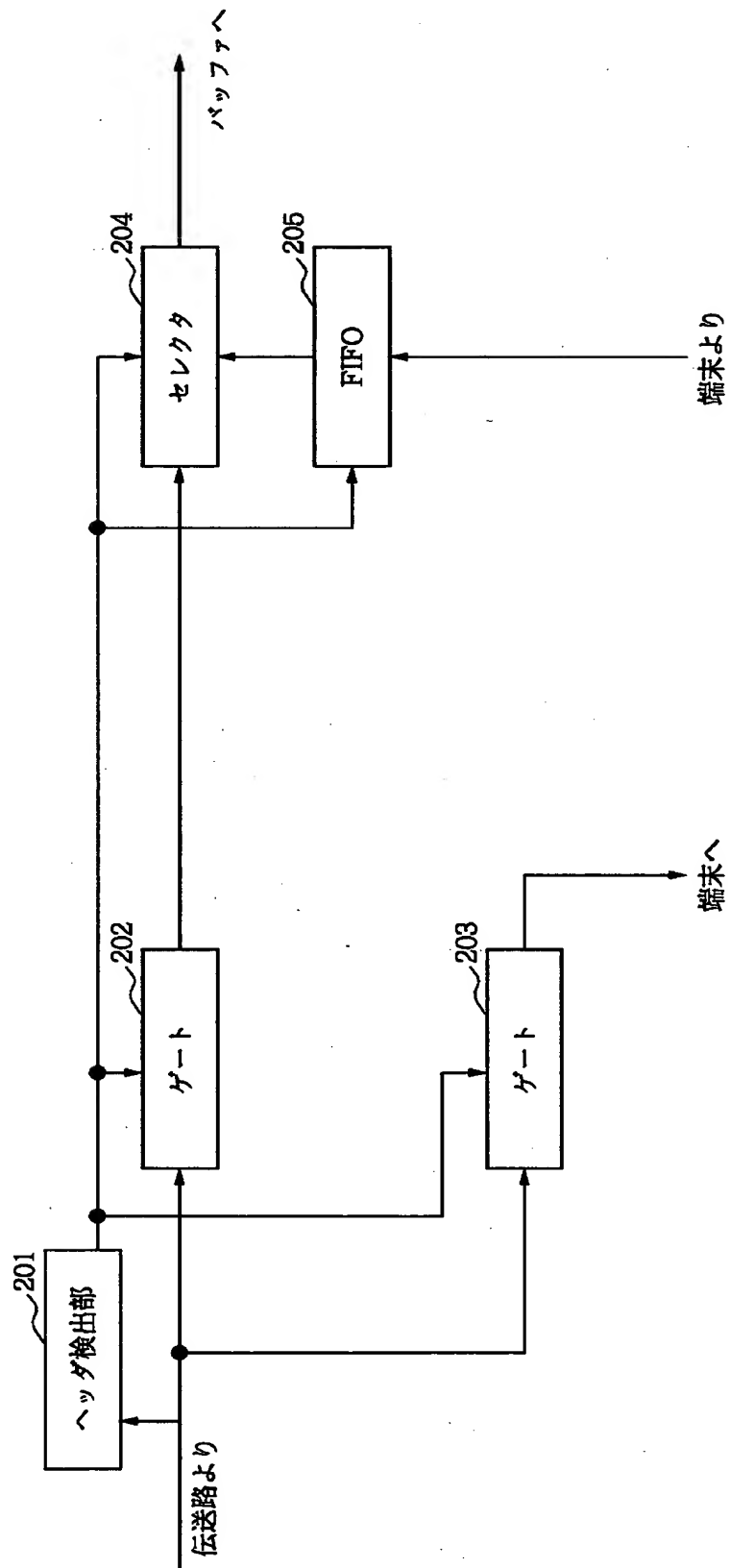


【書類名】 図面

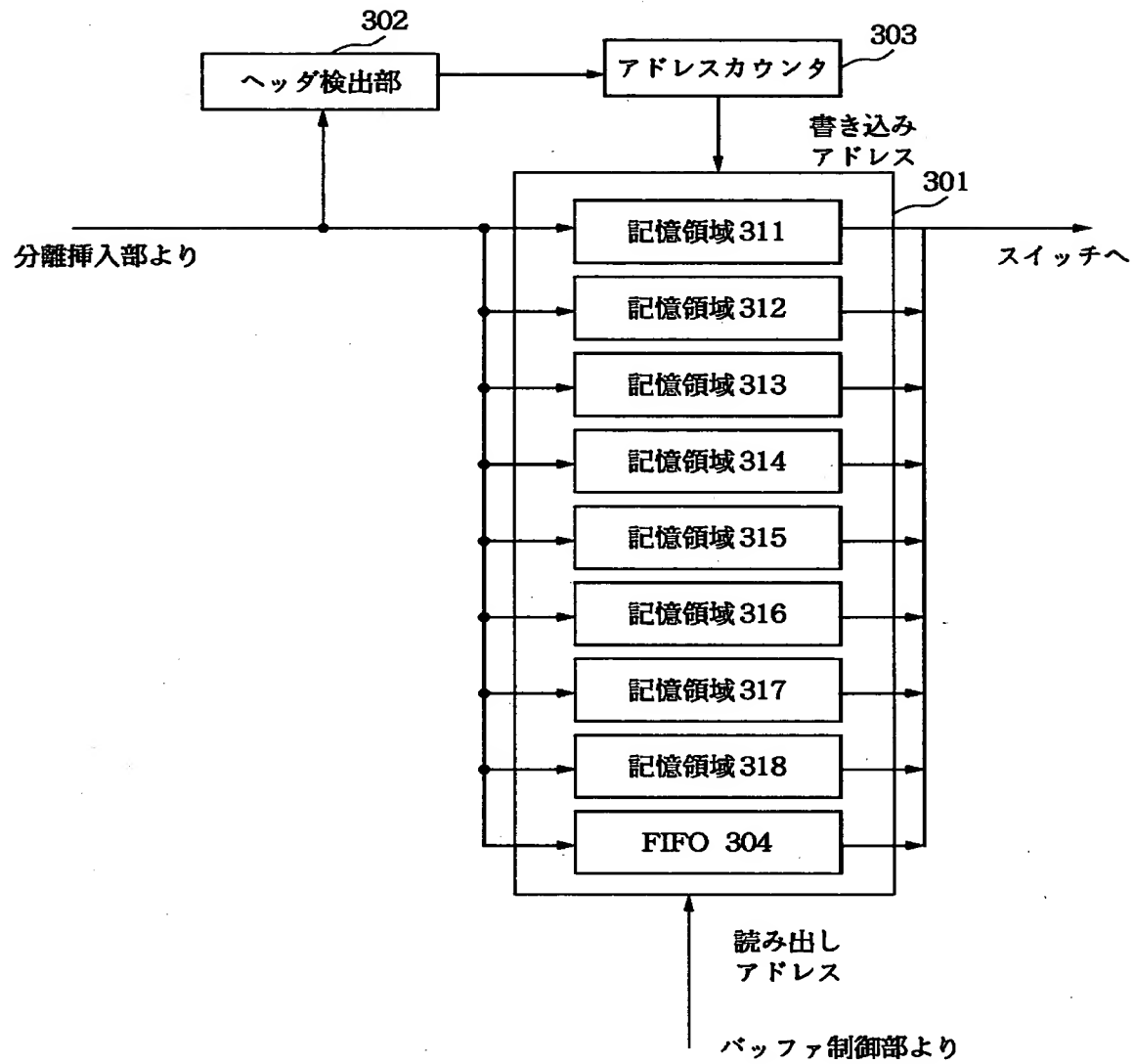
【図 1】



【図2】



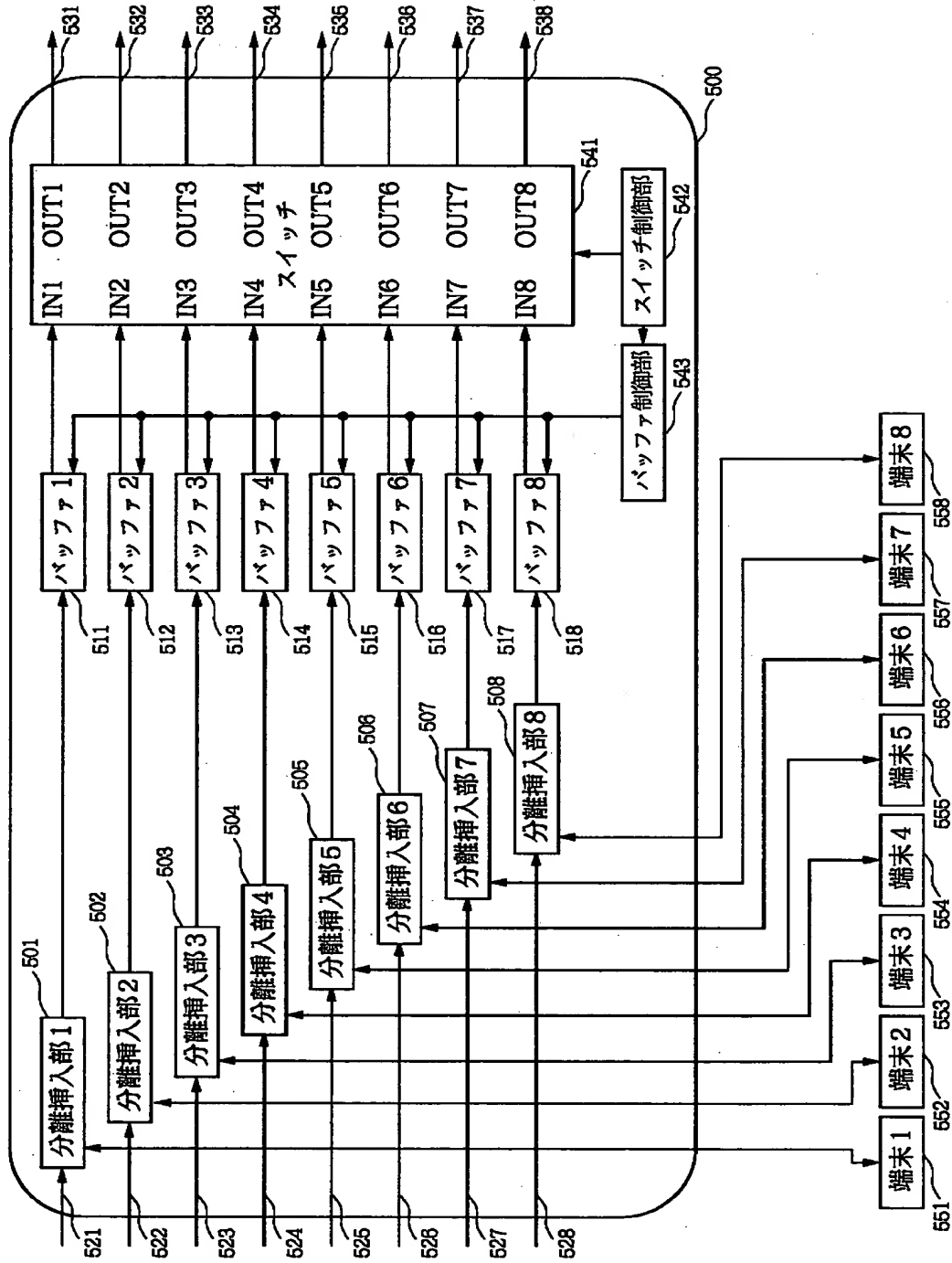
【図3】



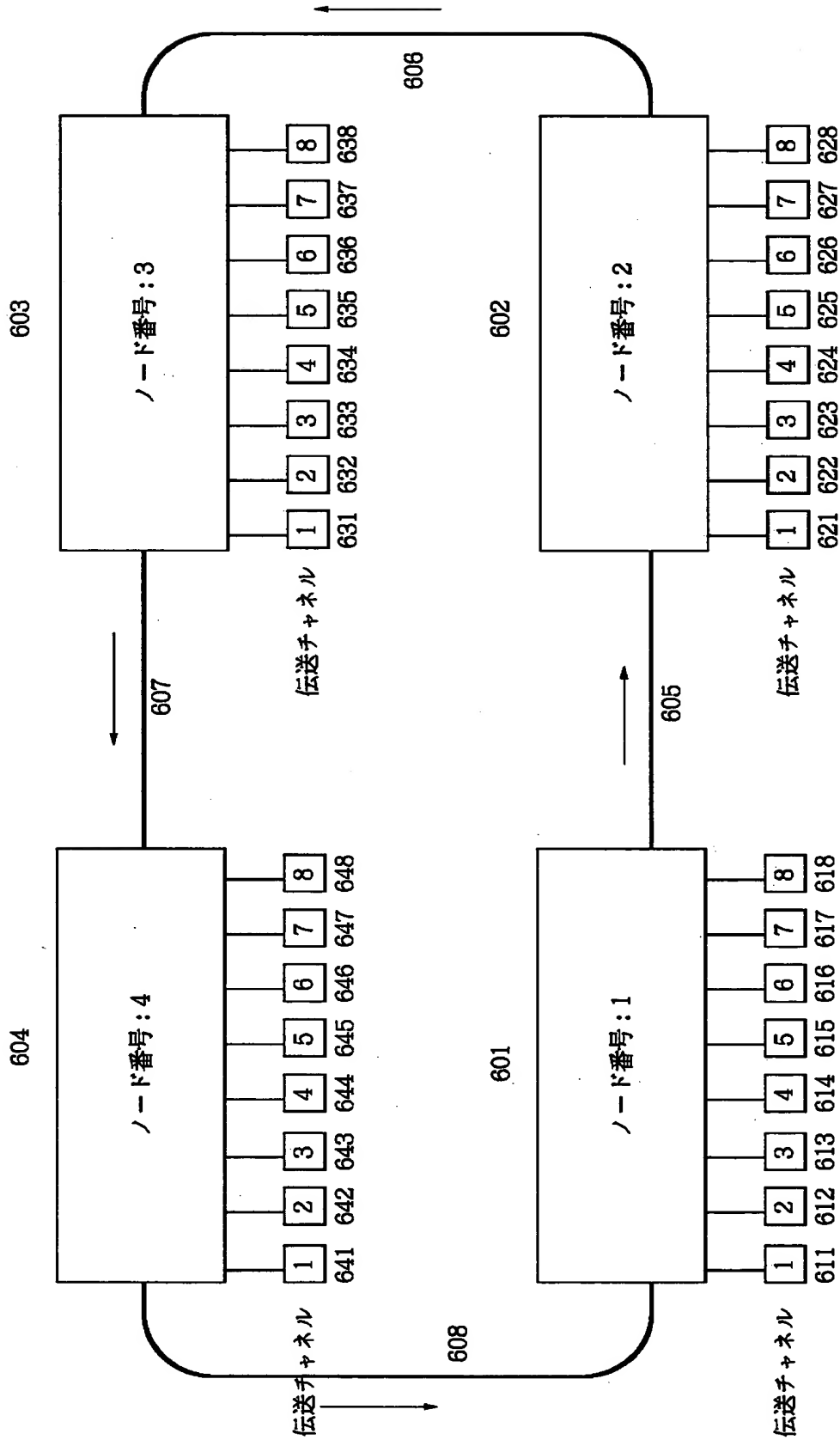
【図4】

制御アド レス 入力端	A1	A2	A3	A4	A5	A6	A7	A8
IN1	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT8 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$
IN2	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT6 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$
IN3	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT6 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$
IN4	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT6 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$
IN5	OUT5 $\lambda 5$	OUT6 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$
IN6	OUT6 $\lambda 6$	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$
IN7	OUT7 $\lambda 7$	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT6 $\lambda 6$
IN8	OUT8 $\lambda 8$	OUT1 $\lambda 1$	OUT2 $\lambda 2$	OUT3 $\lambda 3$	OUT4 $\lambda 4$	OUT5 $\lambda 5$	OUT6 $\lambda 6$	OUT7 $\lambda 7$

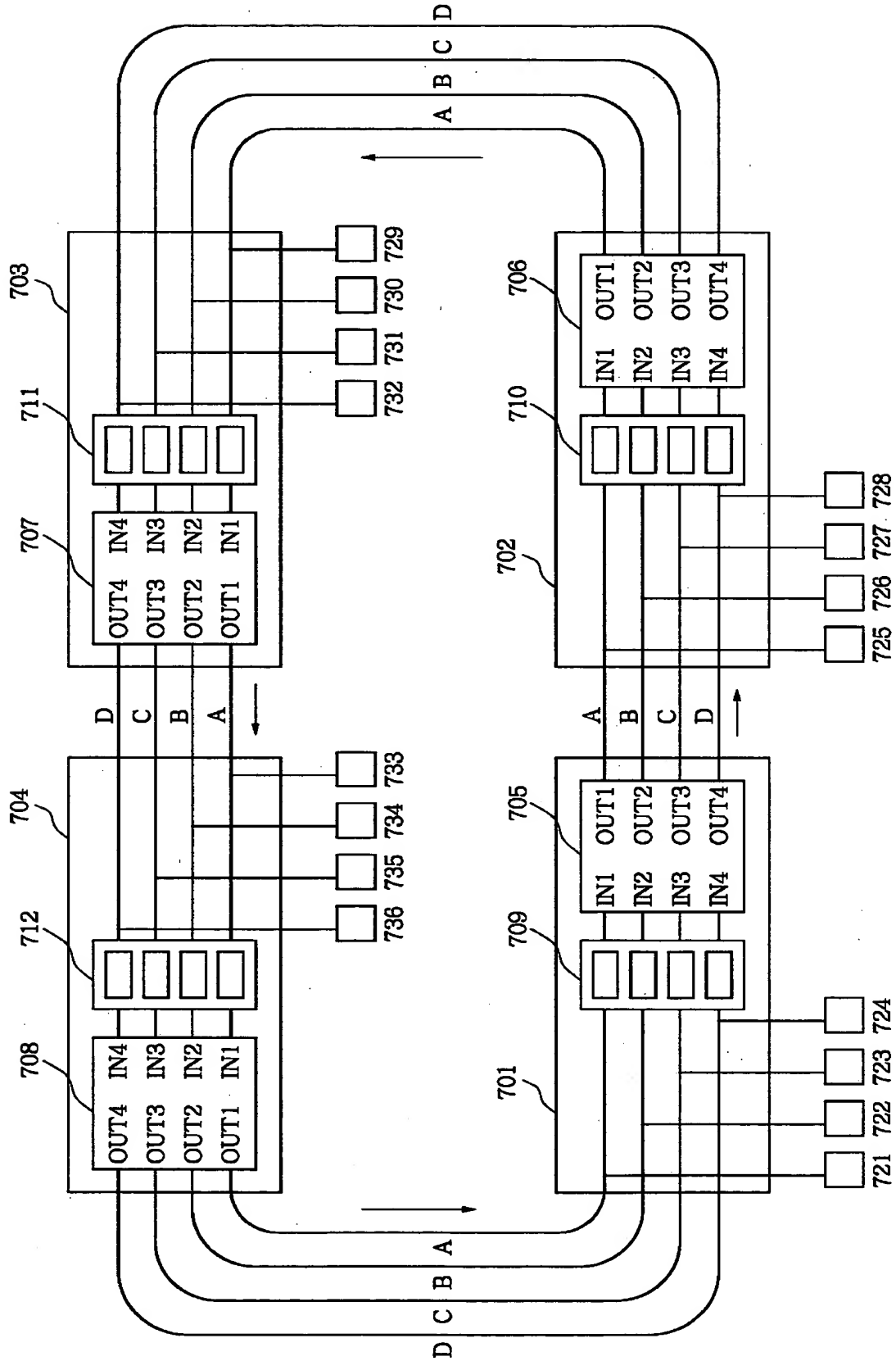
【図5】



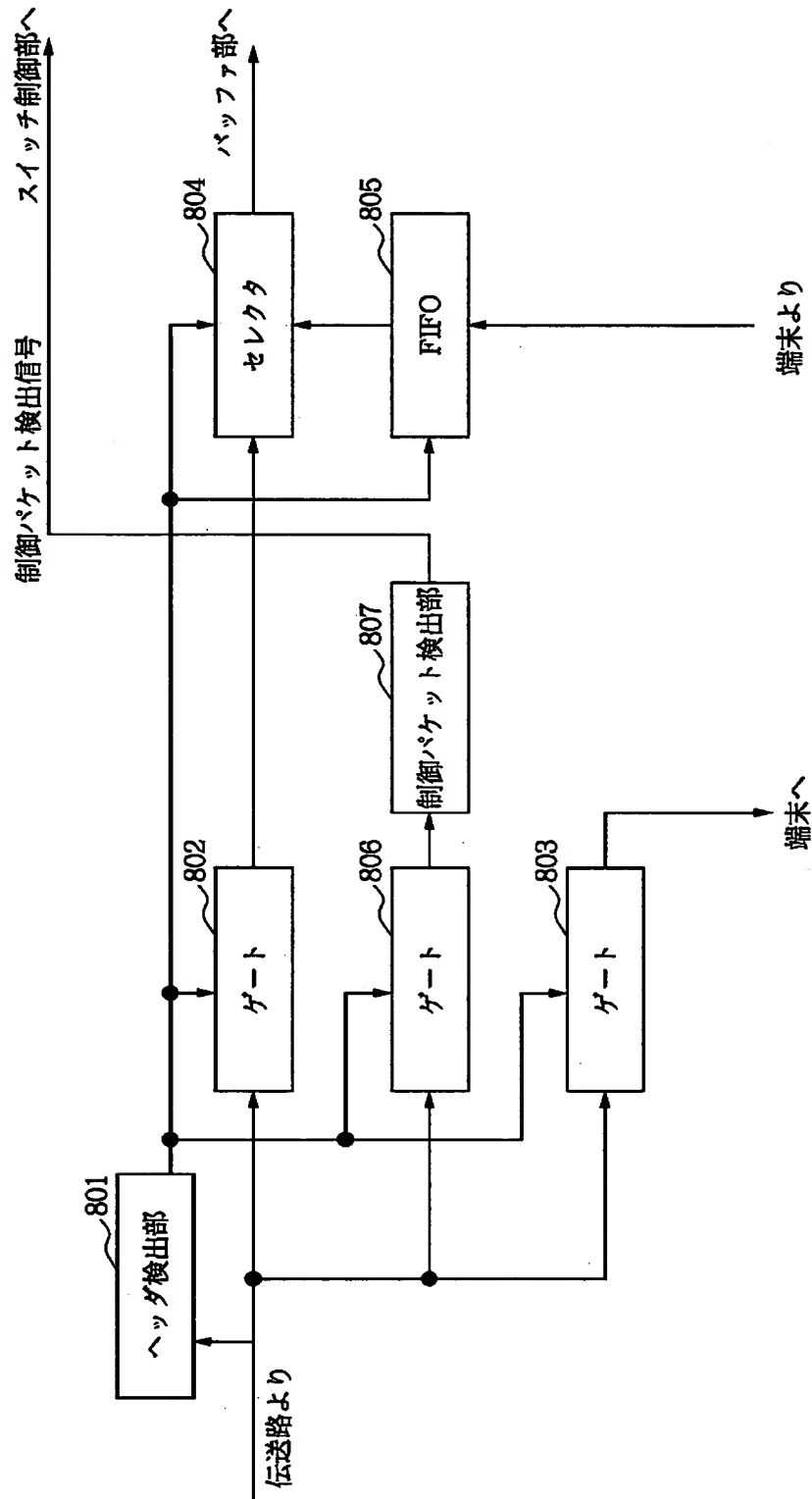
【図 6】



【図7】

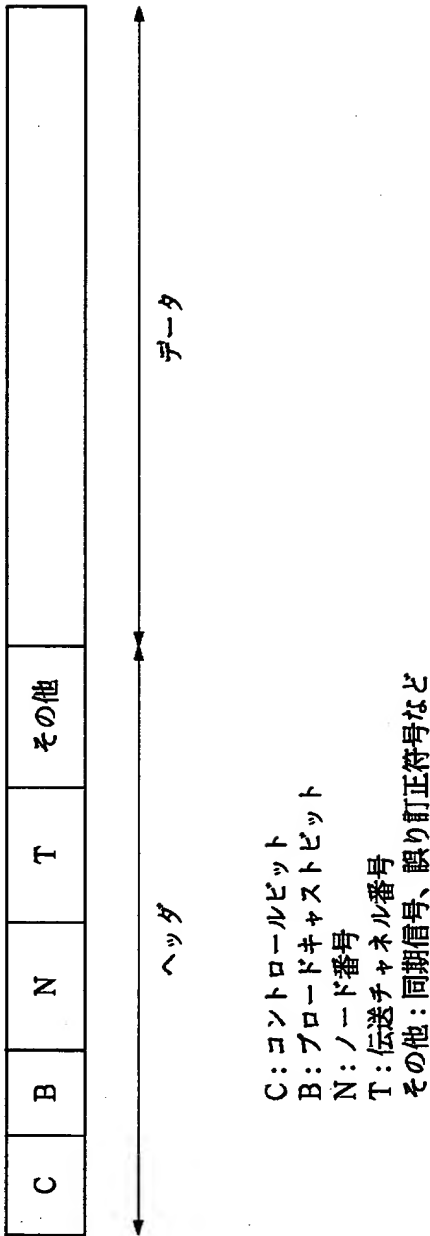


【図 8】

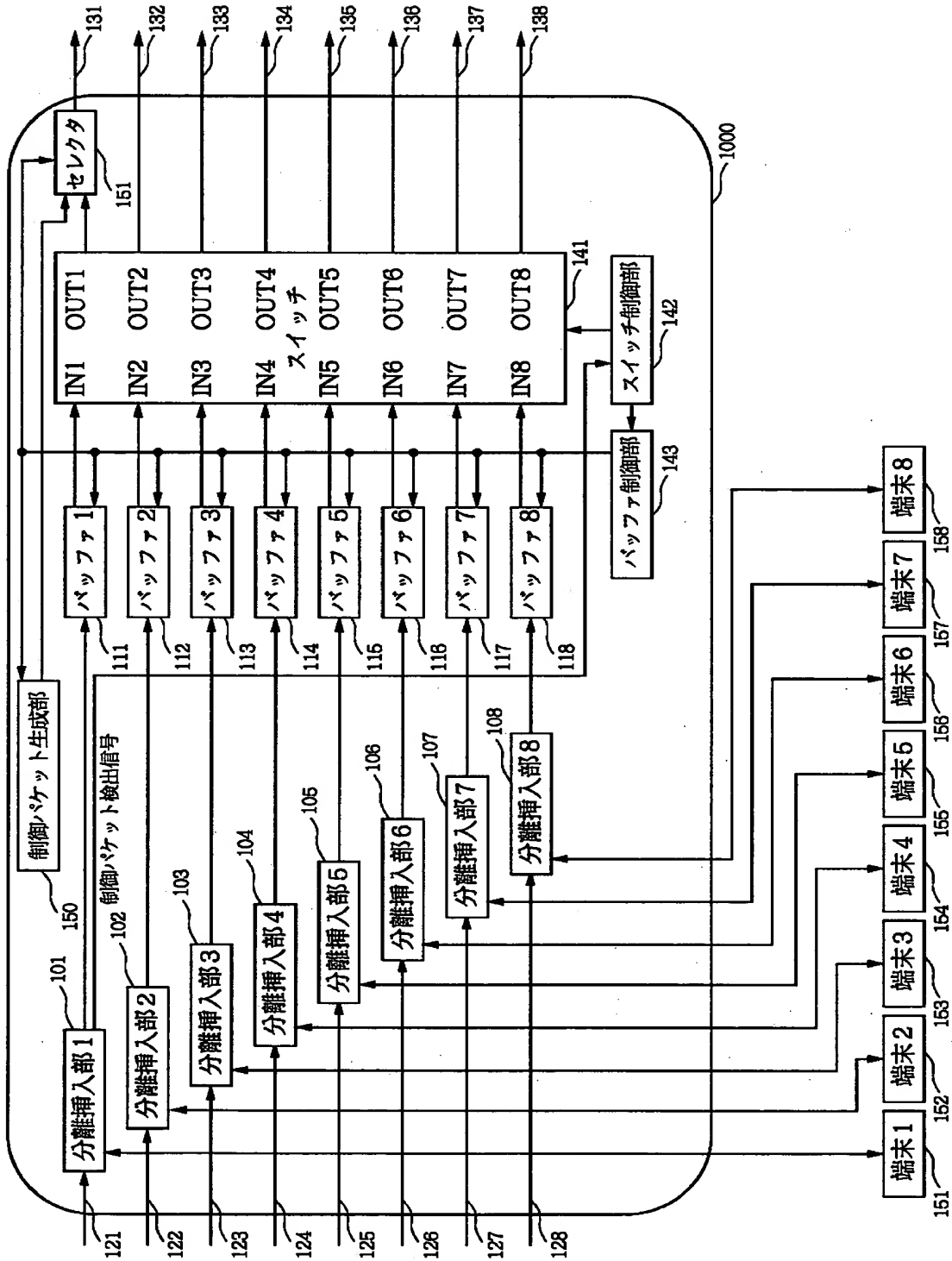




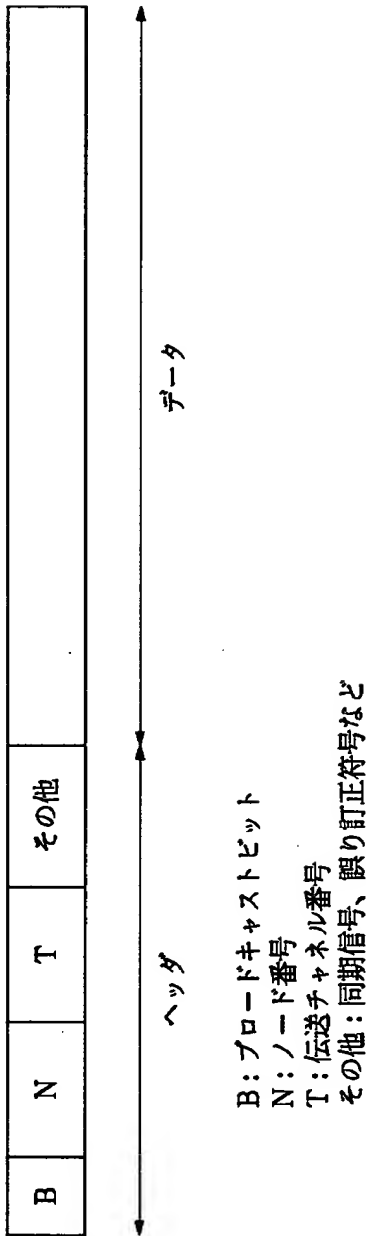
【図9】



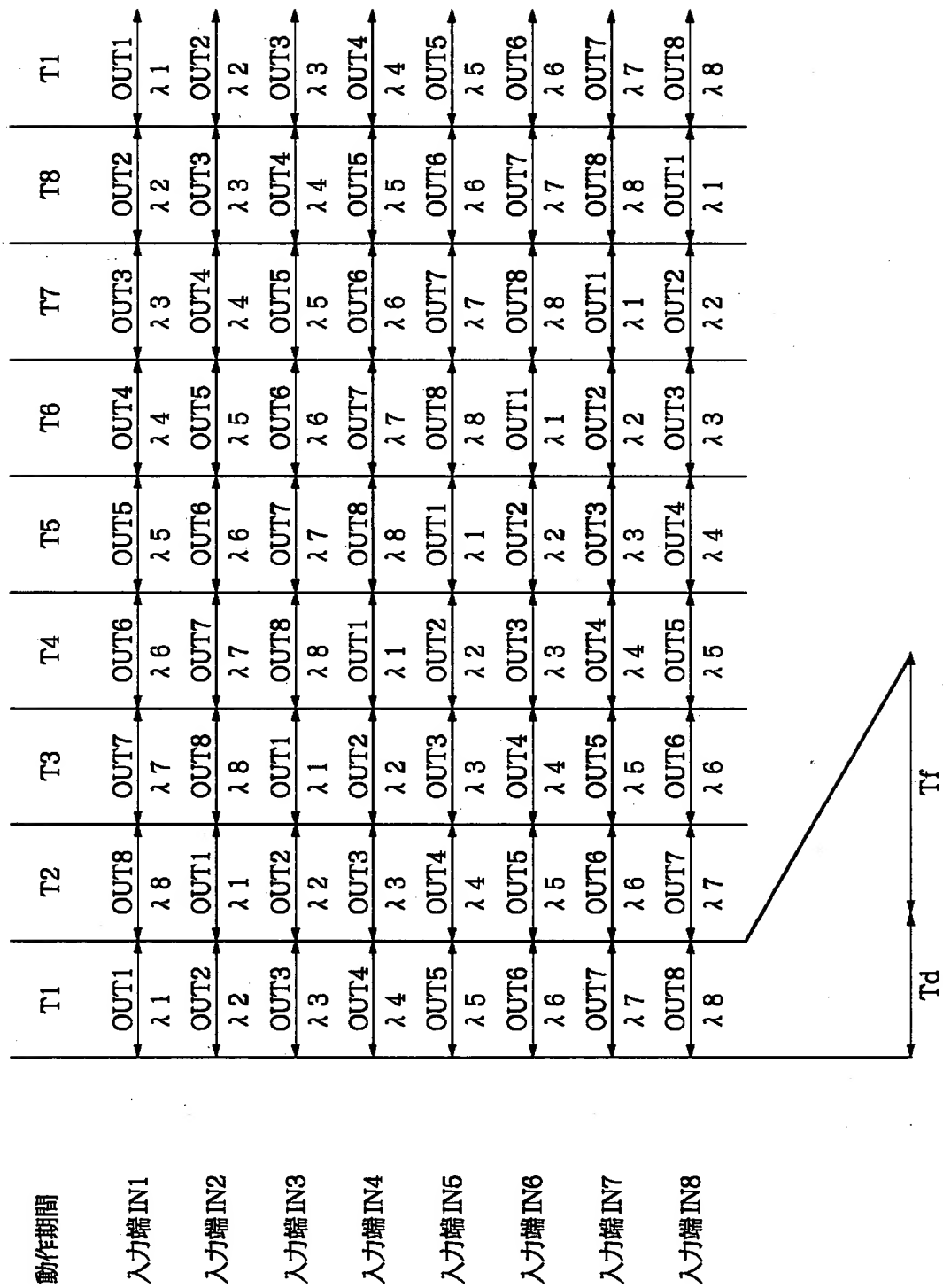
【図10】



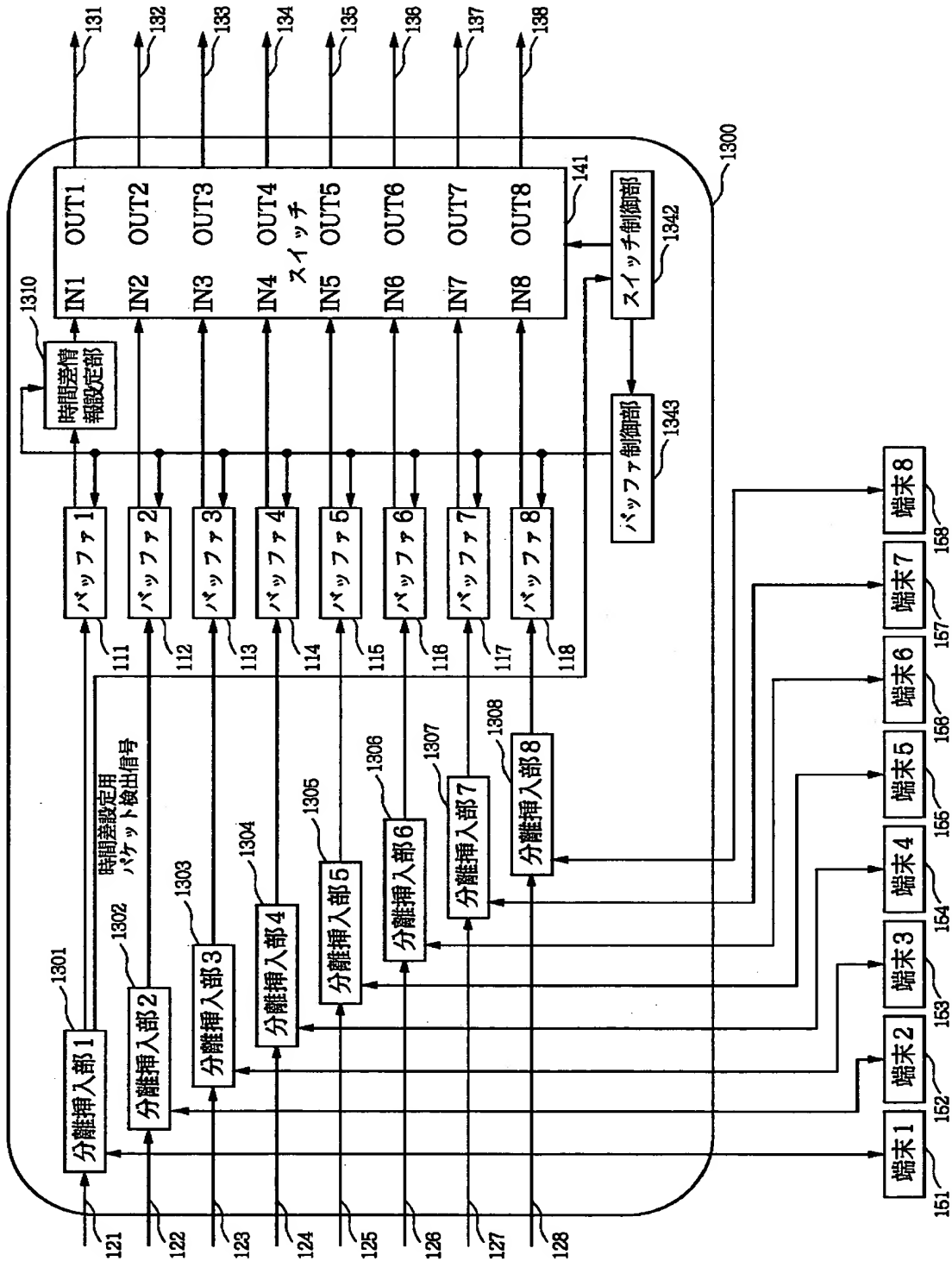
【図 1 1】



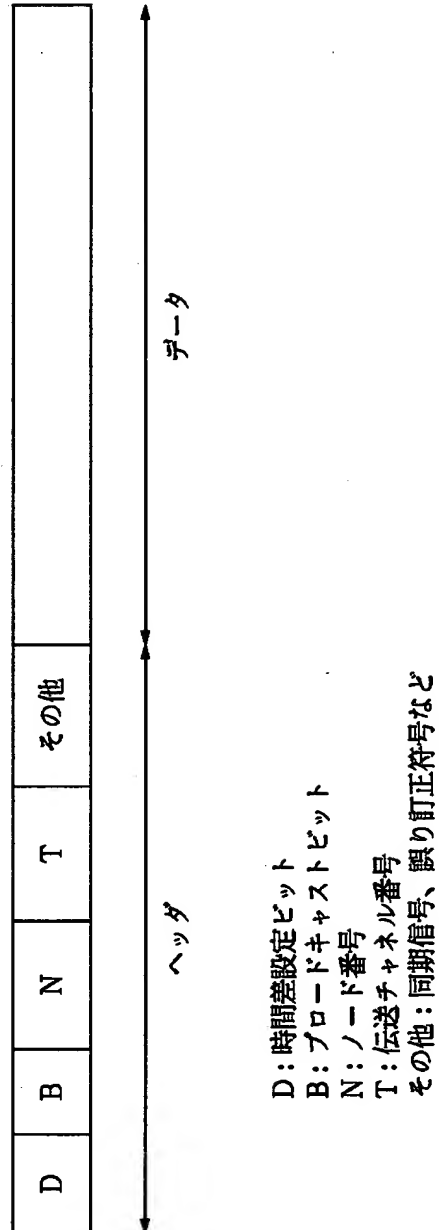
【図 1 2】



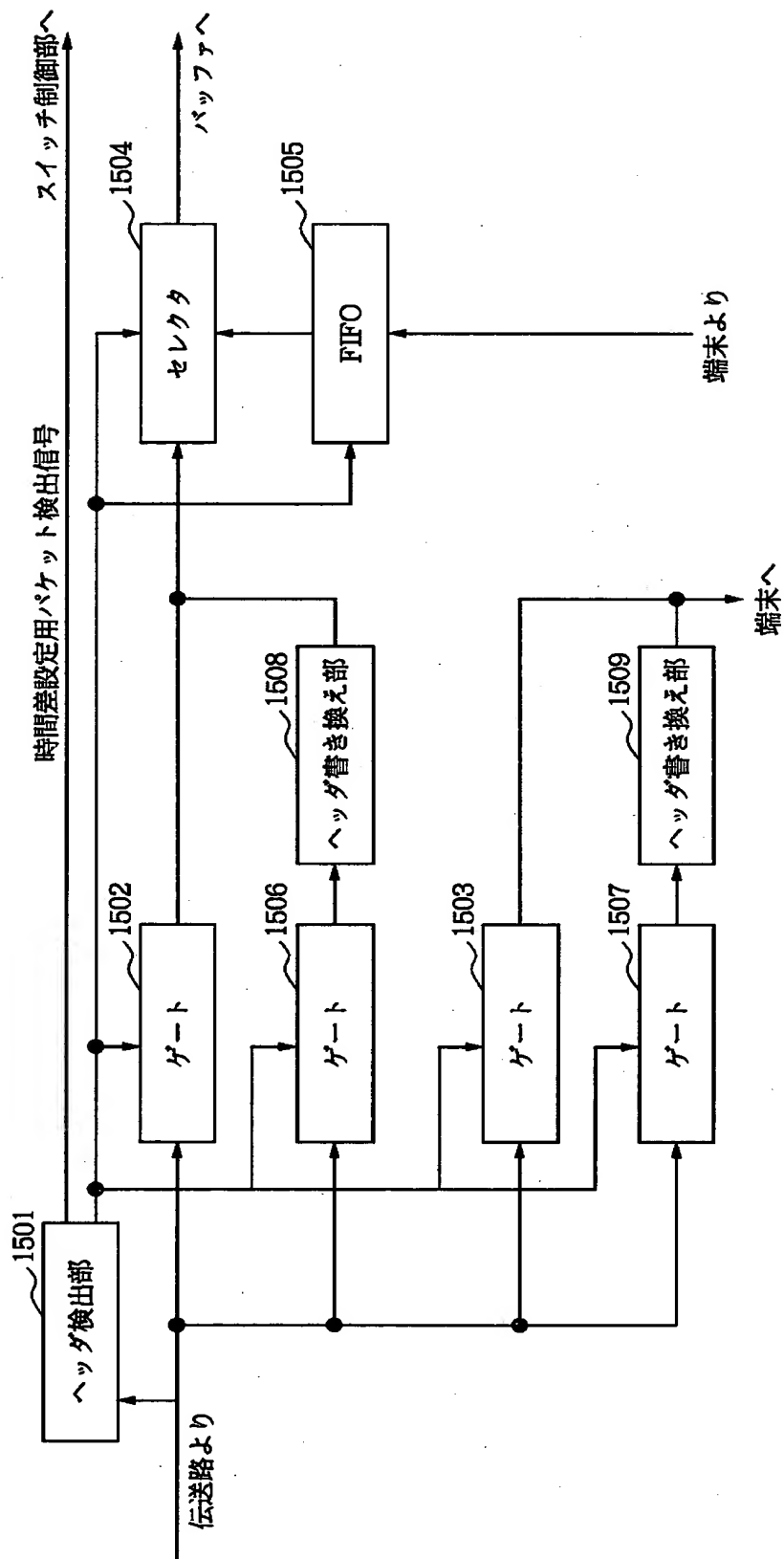
【図 13】



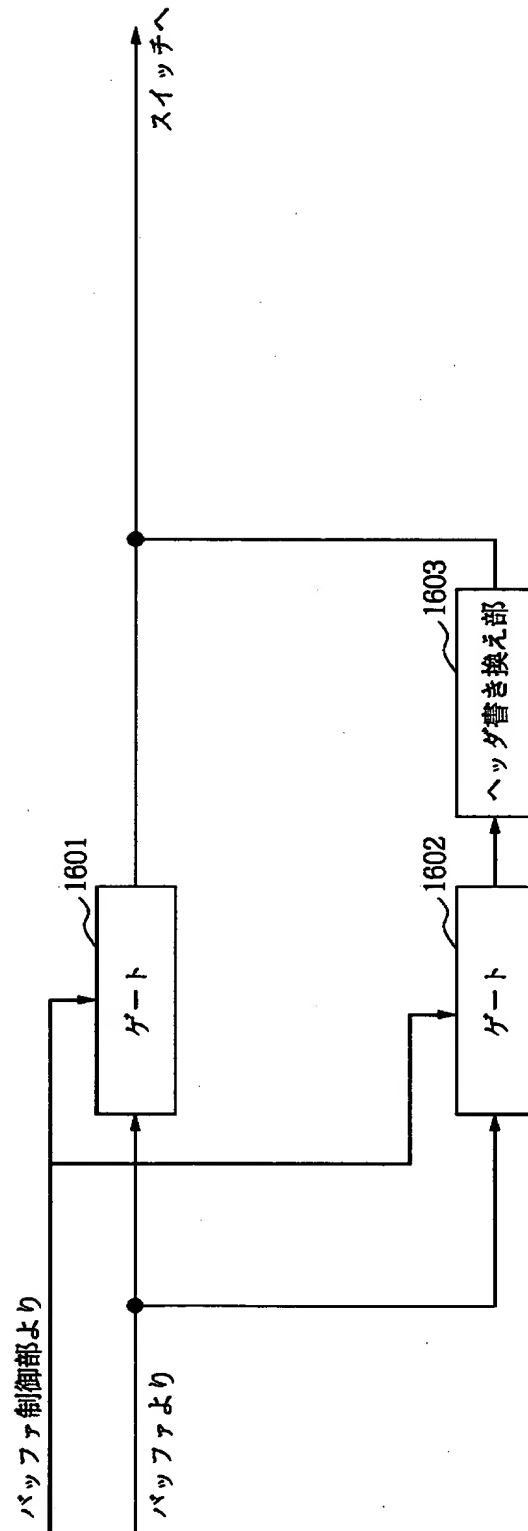
【図 14】



【図15】

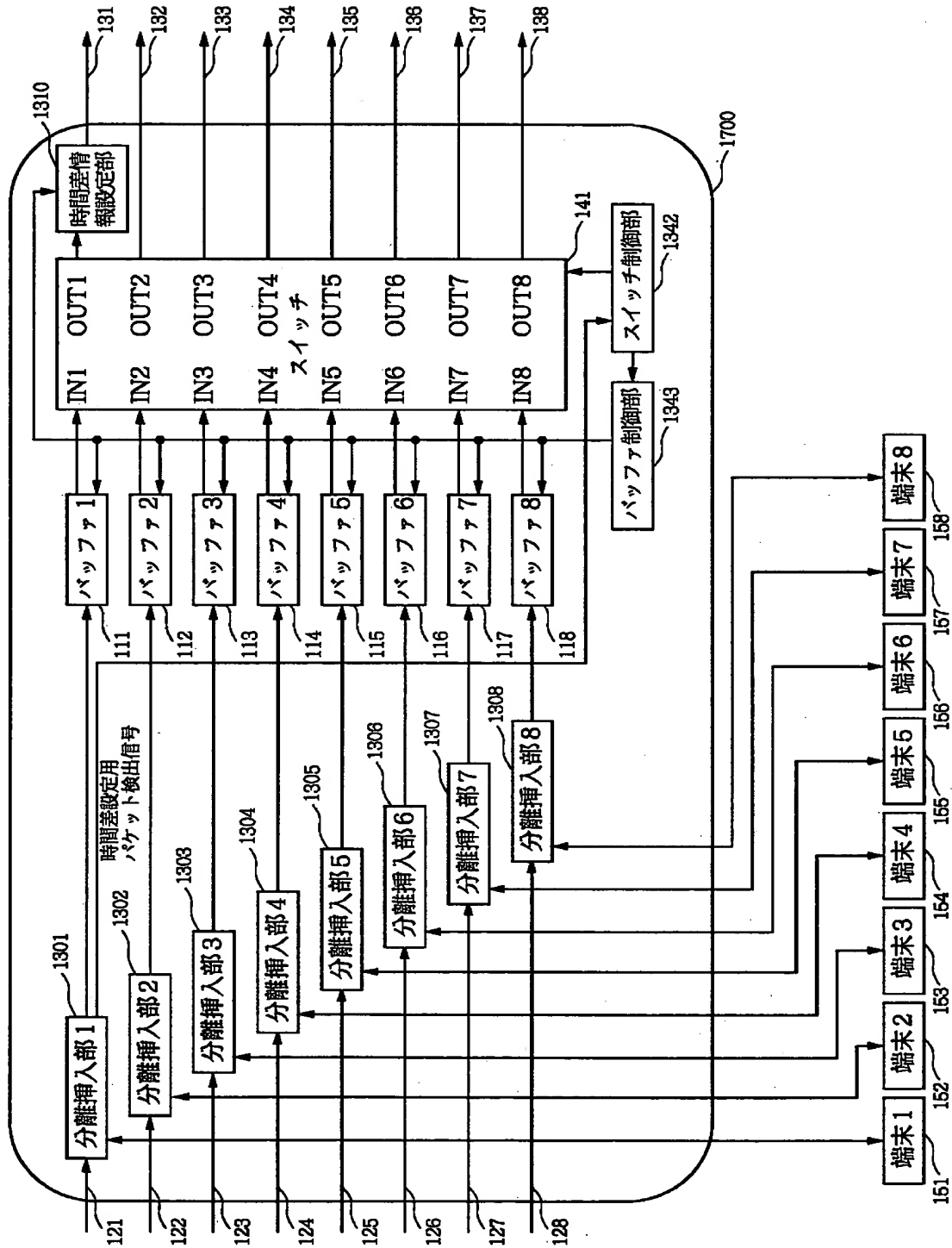


【図16】

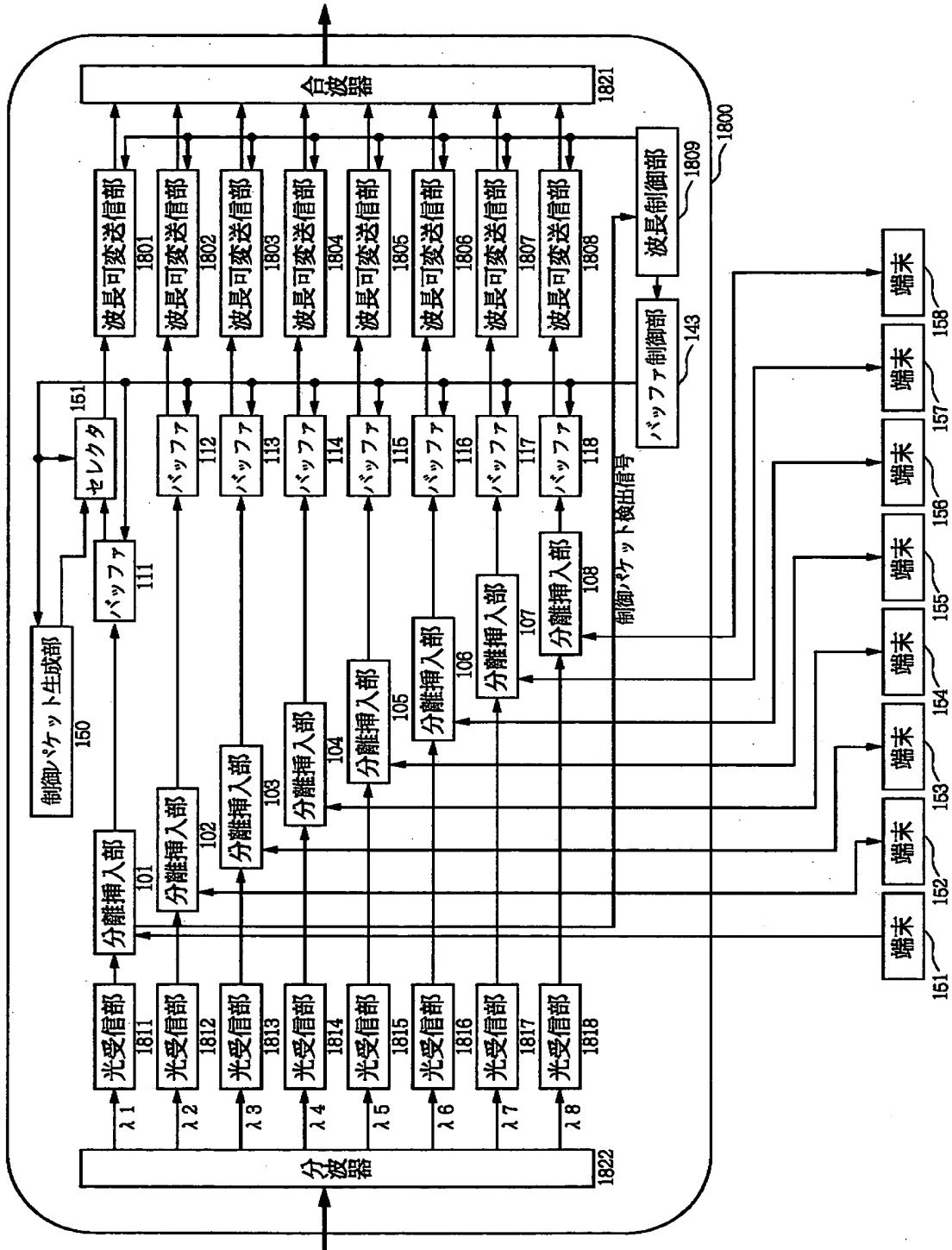




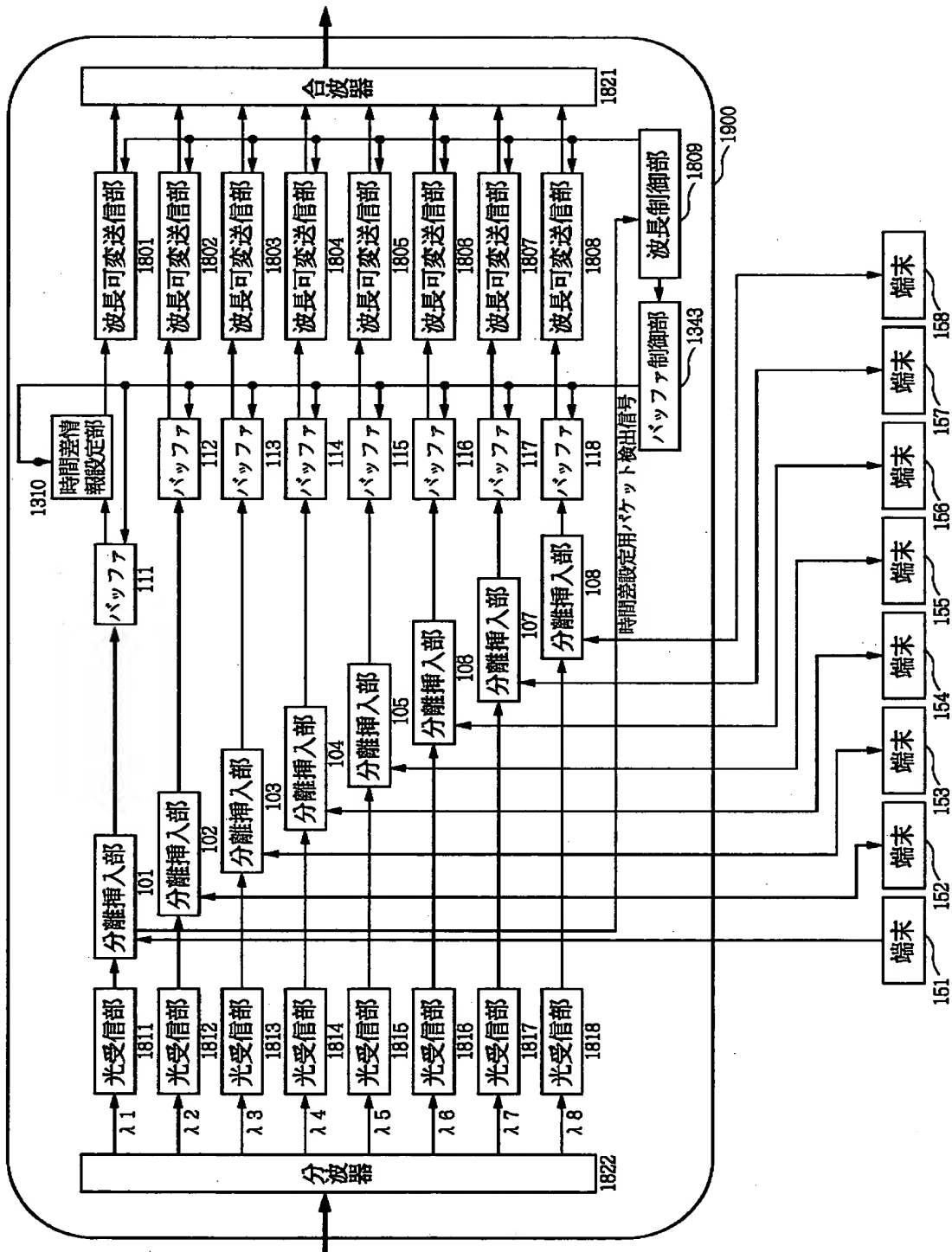
【図 17】



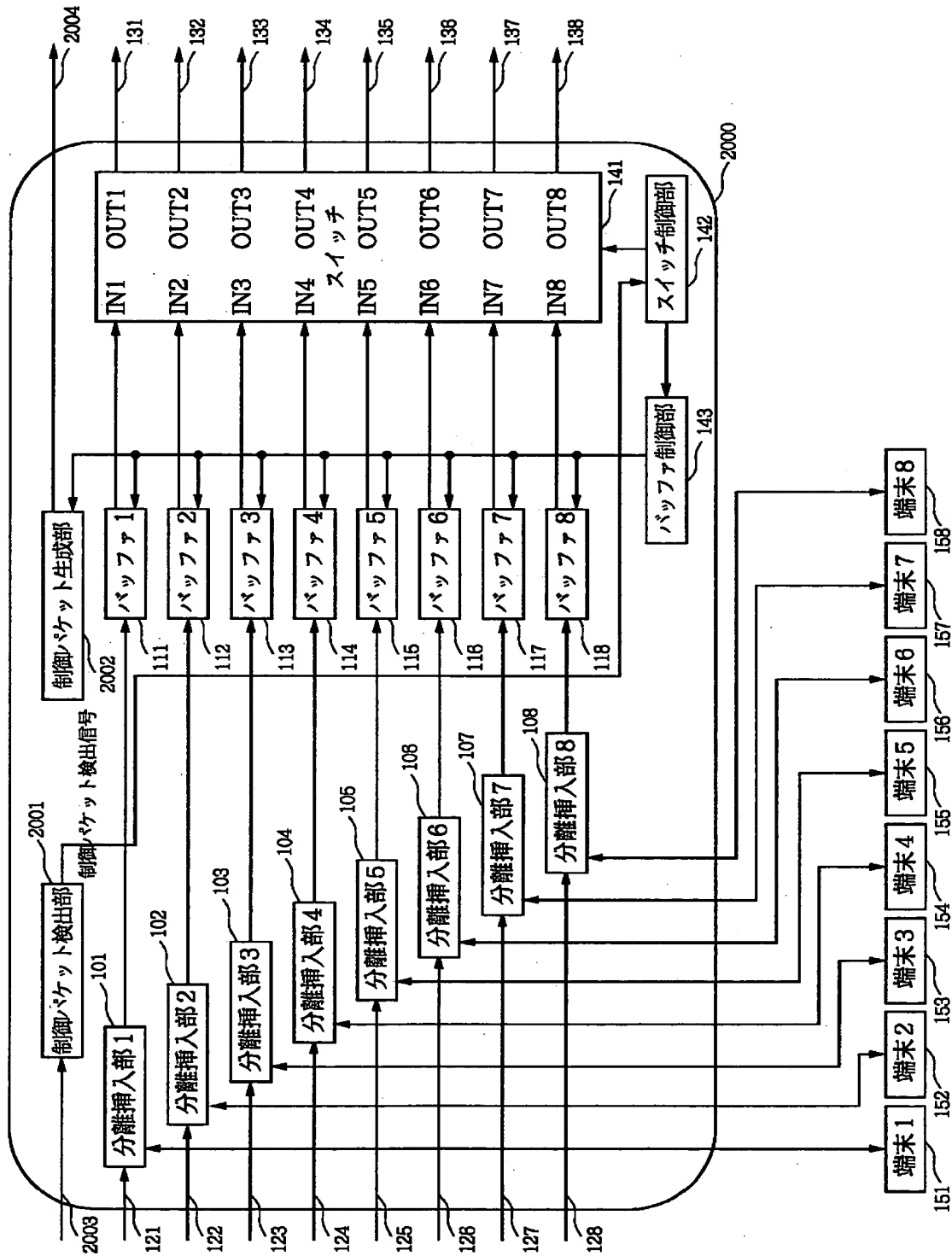
【図18】



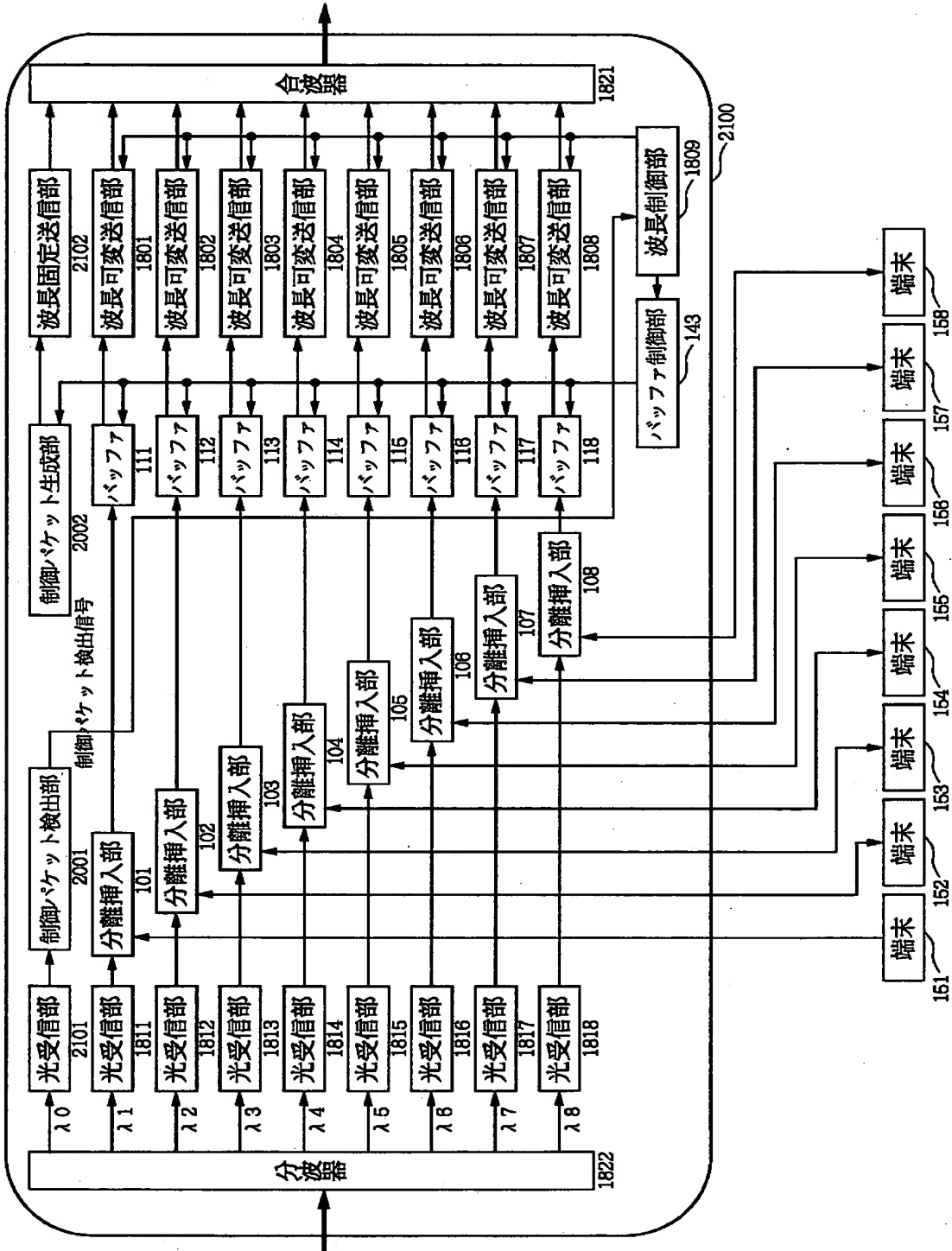
【図19】



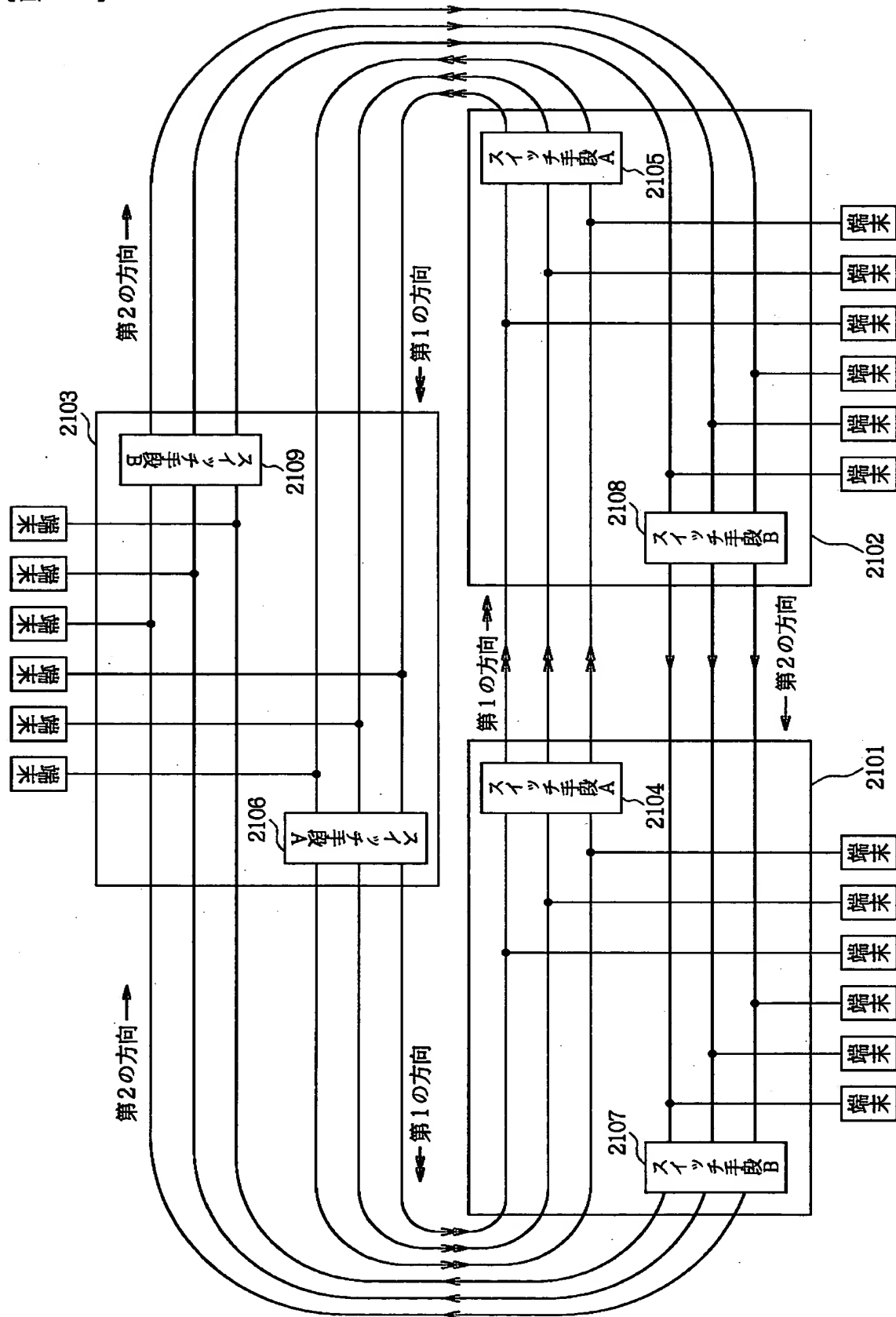
【図 20】



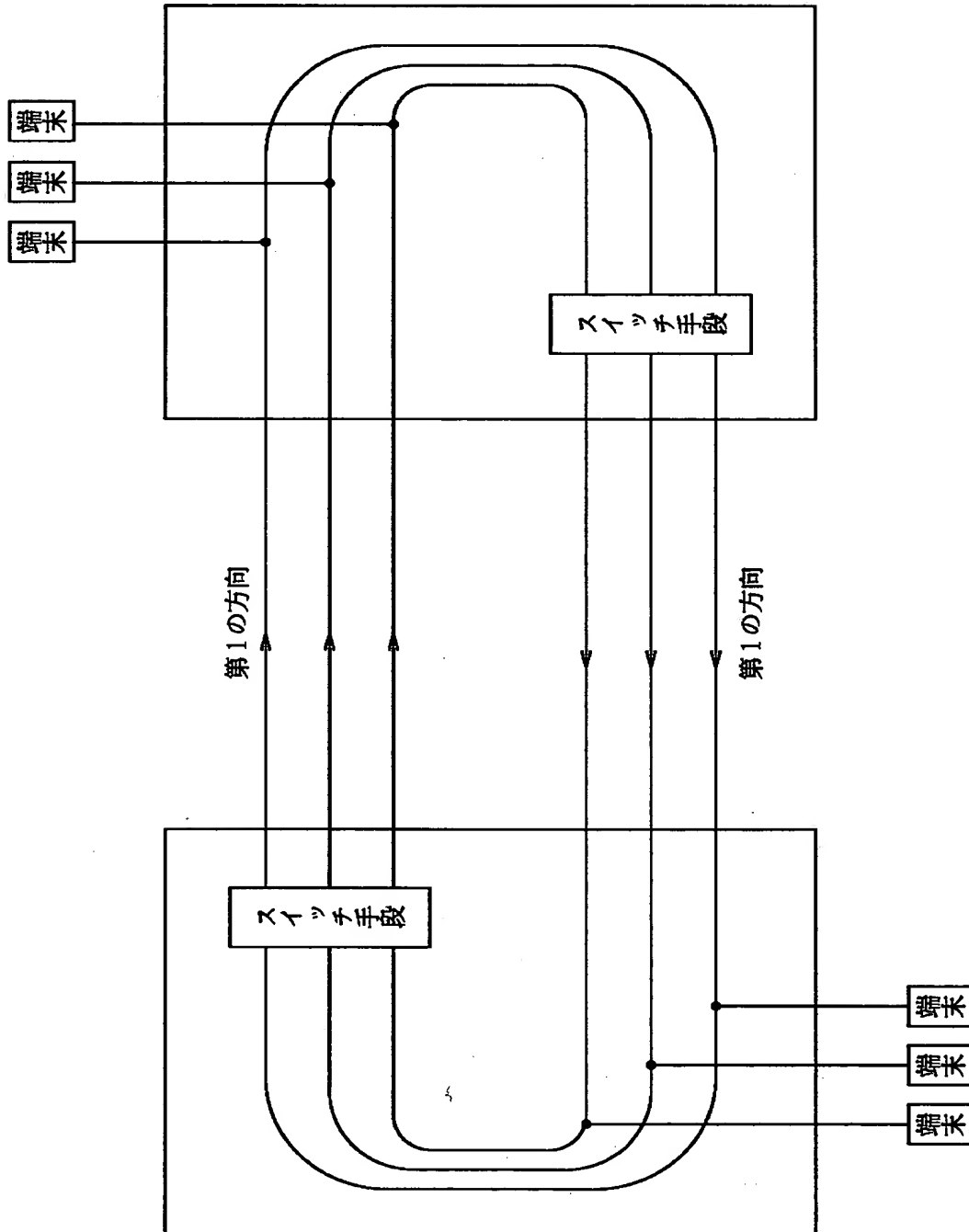
【図 21】



【図22】



【図23】



【書類名】 要約書

【要約】

【課題】 通信ネットワークにおける伝送遅延を抑制する。

【解決手段】 バッファに信号を記憶し、該バッファが信号を出力できるチャネルを所定の順序で変更する構成のネットワークシステムにおいて、複数のノード装置において、前記変更のタイミングの関係を制御する。

【選択図】 図1



【書類名】  
【訂正書類】

職権訂正データ  
特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】

000001007

【住所又は居所】

東京都大田区下丸子3丁目30番2号

【氏名又は名称】

キヤノン株式会社

【代理人】

申請人

【識別番号】

100069877

【住所又は居所】

東京都大田区下丸子3-30-2 キヤノン株式会  
社内

【氏名又は名称】

丸島 儀一

特平 9-310472

出 願 人 履 歴 情 報

識別番号

[000001007]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都大田区下丸子3丁目30番2号

氏 名

キヤノン株式会社